

INTERNATIONAL
TECHNOLOGY ROADMAP
FOR
SEMICONDUCTORS

2007 年版

歩留まり改善

THE ITRS IS DEvised AND INTENDED FOR TECHNOLOGY ASSESSMENT ONLY AND IS WITHOUT REGARD TO ANY COMMERCIAL CONSIDERATIONS PERTAINING TO INDIVIDUAL PRODUCTS OR EQUIPMENT.

訳者まえがき

この文書は International Technology Roadmap for Semiconductors 2007 Edition(国際半導体技術ロードマップ 2007年版)の全訳である。

国際半導体技術ロードマップ(以下 ITRS と表記)は、米国、日本、欧州、韓国、台湾の世界5極の専門家によって編集・作成されている。日本では、半導体技術ロードマップ専門委員会(STRJ)が電子情報技術産業協会(JEITA)内に組織され、日本国内で半導体技術ロードマップについての調査活動を行うとともに、ITRS の編集・作成に貢献している。STRJ 内には 14 のワーキンググループ(WG: Working Group)、2 つのタスクフォース(設計タスクフォースと故障解析タスクフォース)、経済性検討小委員会が組織され、半導体集積回路メーカー、半導体製造装置メーカー、材料メーカー、大学、独立行政法人、コンソーシアムなどから専門家が集まり、それぞれの専門分野の調査活動を行っている。

ITRS は改版を重ねるごとにページ数が増え、2007年版は英文で約 1000 ページの文書となった。このような大部の文書を原文で読み通すことは専門家でも多大な労力を要するし、専門家であっても技術分野が少し異なると ITRS を理解することは必ずしも容易でない。STRJ の専門委員がその専門分野に応じて ITRS を訳出することで、ITRS をより親しみやすいものにすることができるのではないかと考えている。

なお、ITRS 2005 年版(英語の原書)までは、ウェブ公開とともに、印刷された本としても出版していたが、2007 年版以降、は印刷コストが大きくなってきたこと、ウェブ上で無料公開されている文書の出版版を本の形で有償頒布しても需要に限られることなどのため、印刷物の形での出版を断念し、ウェブ公開のみとなった。ITRS の読者の皆様にはご不便をおかけするが、ご理解願いたい。

訳文の作成は、STRJ 委員が分担してこれにあたり、JEITA の STRJ 担当事務局が全体の取りまとめを行った。訳語については、できる限り統一するように努めたが、なお、統一が取れていないところもある。また、訳者によって、文体が異なるところもある。ITRS の原文自体も多くの専門家による分担執筆であり、そもそも原文の文体も一定していないことも、ご理解いただきたい。誤訳、誤字脱字などが無いよう、細心の注意をしているが、短期間のうちに訳文を作成しているため、なお間違いが含まれていると思う。また、翻訳の過程で原文のニュアンスが変化してしまうこともある。訳文についてお気づきの点や、ITRS についてのご批判、ご意見などを事務局まで連絡いただければありがたい。

今回の訳出にあたっては、ITRS の本文の部分のみとし、ITRS 内の図や表の内部の英文は訳さないでそのまま掲載することとした。Executive Summary の冒頭の謝辞(Acknowledgments)に、ITRS の編集にかかわった方々の氏名が書かれているが、こども訳出せず、原文のままの表記とした。原文中の略語については、できるかぎり、初出の際に、「ITRS(International Technology Roadmap for Semiconductors)」のように()内に原義を示すようにした。英文の略号をそのまま使わないで技術用語を訳出する際、原語を引用したほうが適切と考えられる場合には、「国際半導体技術ロードマップ(ITRS: International Technology Roadmap for Semiconductors、以下 ITRS と表記)」「国際半導体技術ロードマップ(International Technology Roadmap for Semiconductors)」のように和訳の後に()内に原語やそれに対応する略語を表示した。本書の巻末に用語集(Glossary)も参照されたい。原文の括弧()があつてそれを訳するために括弧を使った場合もあるが、前後の文脈の関係で判別できると思う。また訳注は「【訳者注:この部分は訳者の注釈であることを示す】」のように【】内に表記した。また[]内の部分は、訳者が原文にない言葉をおぎなった部分であることを示している。訳文は厳密な逐語訳ではなく、日本語として読んで意味が通りやすいように意識している。ITRS のウェブ版ではハイパーリンクが埋め込まれているが、今回の日本語版ではハイパーリンクは原則として削除した。読者の皆様には不便をおかけするが、ご理解いただければ幸いである。

今回の日本語訳全体の編集は全体のページ数が膨大であるため、大変な作業となってしまいました。編集作業を担当いただいた、JEITA 内 STRJ 事務局の古川昇さん、恩田豊さん、近藤美智さん、明石理香さんに大変お世話になりました。厚くお礼申し上げます。

より多くの方に ITRS をご活用いただきたいとの思いから、今回の翻訳作業を進めました。今後とも ITRS と STRJ へのご理解とご支援をよろしくお願い申し上げます。

版權について

ORIGINAL (ENGLISH VERSION) COPYRIGHT © 2007 SEMICONDUCTOR INDUSTRY ASSOCIATION

All rights reserved

ITRS • 2706 Montopolis Drive • Austin, Texas 78741 • 512.356.7687 • <http://public.itrs.net>
Japanese translation by the JEITA, Japan Electronics and Information Technology Industries
Association under the license of the Semiconductor Industry Association

—引用する場合の注意—

原文(英語版)から引用する場合： 2007 ITRS page XX, Figure(Table) YY
この和訳から引用する場合： 2007 ITRS JEITA 和訳 XX 頁, 図(表)YY
と明記してください。

問合せ先：

社団法人 電子情報技術産業協会
半導体技術ロードマップ専門委員会 事務局
Tel: 03-5275-7258 <mailto:roadmap@jeita.or.jp>

TABLE OF CONTENTS

歩留り改善 (Yield Enhancement)	1
概要.....	1
困難な技術課題.....	3
歩留り習熟.....	5
必要とされる研究	8
技術的要求.....	9
歩留りモデルと装置許容欠陥数	9
欠陥検出と特徴付け	15
ウェーハ環境汚染制御.....	22
解決策候補.....	46
歩留りモデルと装置許容欠陥数	46
欠陥検出と特徴付け	46
ウェーハ環境制御	48

List of Figures

Figure YE1	General Test Methodology for Ultrapure Water.....	25
Figure YE2	Yield Model and Defect Budget Potential Solutions	46
Figure YE3	Defect Detection and Characterization Potential Solutions	48
Figure YE4	Wafer Environmental and Contamination Control Potential Solutions	50

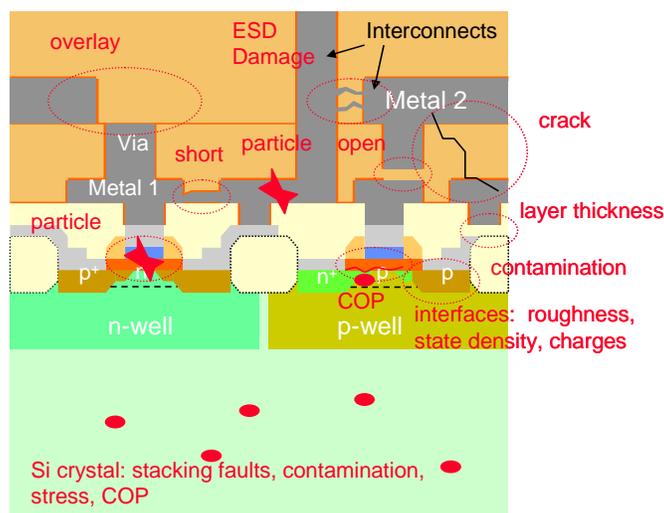
LIST OF TABLES

Table YE1	Definitions for the Different Interface Points	2
Table YE2	Yield Enhancement Difficult Challenges.....	3
Table YE3	Defect Budget Technology Requirement Assumptions	10
Table YE4a	Yield Model and Defect Budget MPU Technology Requirements— Near-term Years	11
Table YE4b	Yield Model and Defect Budget MPU Technology Requirements— Long-term Years.....	12
Table YE5a	Yield Model and Defect Budget DRAM/Flash Technology Requirements— Near-term Years	13
Table YE5b	Yield Model and Defect Budget DRAM/Flash Technology Requirements— Long-term Years.....	14
Table YE6a	Defect Inspection on Pattern Wafer Technology Requirements— Near-term Years	17
Table YE6b	Defect Inspection on Pattern Wafer Technology Requirements— Long-term Years.....	18
Table YE7a	Defect Inspection on Unpatterned Wafers: Macro, and Bevel Inspection Technology Requirements —Near-term Years	19
Table YE7b	Defect Inspection on Unpatterned Wafers: Macro and Bevel Inspection Technology Requirements—Long-term Years.....	20
Table YE8a	Defect Review and Automated Defect Classification Technology Requirements—Near-term Years	21
Table YE8b	Defect Review and Automated Defect Classification Technology Requirements—Long-term Years	21
Table YE9a	Technology Requirements for Wafer Environmental Contamination Control—Near-term Years.....	31
Table YE9b	Technology Requirements for Wafer Environmental Contamination Control—Long-term Years	37

歩留まり改善 (YIELD ENHANCEMENT)

概要

ほとんどの産業界では、歩留りは、生産可能な製品数に対する販売可能な製品数の割合として定義されてきた。半導体業界においては、歩留りは、ウェーハ上に作製された集積回路の機能性および信頼性で表現される。本章で扱う対象は、フロントエンドプロセスの歩留りに限定される。YE 章では、生産ライン歩留り、アセンブリ/パッケージング歩留り、ならびに最終テストの歩留りについては議論しない。歩留り改善 (YE) は、研究開発段階での低い歩留りを量産時の習熟歩留りにまで上昇させる改善を指す。YE 章では、DRAM、MPU および Flash を高歩留りで生産するために、現在および将来に要求される事項を示す。さらに、その中で困難な技術課題が何であるかを明らかにし、それらに対する実現可能な解決策について議論する。



集積回路の製造工程において、歩留り低下は、例えば欠陥、不良、プロセス変動、および設計により引き起こされる。イオン注入、エッチング、成膜、平坦化、洗浄、リソグラフィー等の工程中で、歩留り低下を引き起こす不良が観察される。歩留り低下を引き起こす汚染、機構について、いくつかの例を次に挙げる。a) 環境中もしくは装置内で発生した、気中分子状汚染 (AMC) または、無機および有機のパーティクル。b) スクラッチ、クラックおよびパーティクルのようなプロセス中で発生した欠陥、重ね合わせ不良、およびストレス。c) 結果として例えば、不純物分布や膜厚を変動させるようなプロセス変動。d) マスクからウェーハにパターン変換される際に生じる設計値のズレは、レイアウトや寸法のズレ、変動となって現れる。e) 膜中、半導体基板中を拡散する元素。

欠陥の特定、および歩留りと欠陥の適切な関連付けは、歩留り改善の本質である。この関連付けは、特に重要である。なぜなら、必ずしもすべての欠陥が、デバイス特性を変動させたり、デバイスや集積回路を不良にするわけではないからである。それゆえに、YE 章では、プロセスや使用材料に許容される汚染の限界値を明らかにするだけでなく、装置内で発生する粒子状汚染についても許容量を示す。根本原因の解明のために用いられる欠陥検出/欠陥分類装置の仕様については、不良の検出および特徴付けの技術的要求事項の節で述べる。

YE 章では、次の 3 つのトピックスに焦点を当てている。“歩留まりモデルと装置許容欠陥数”、“欠陥検出と特徴付け”、および“ウェーハ環境汚染制御”。これら 3 つのトピックスは、フロントエンドプロセス技術、配線

2 歩留まり改善

プロセス、リソグラフィ、計測技術、設計、プロセスインテグレーション、テスト、および工場基盤技術と横断的に取り扱うべきである。歩留り習熟では、解決策が未知の技術課題の特定、およびそれらに対する実現可能な解決策についての議論はしない。

歩留りモデルと装置許容欠陥数 — 装置許容欠陥数の表は、測定可能な欠陥サイズごとに、管理すべきサイズを、装置メーカーに示すためのものである。現時点では、装置許容欠陥数の算出には、約6年前にIDMで実施されたパーティクル調査データを用いている。Flash製造に特化した装置許容欠陥数については、最新のデータが不足しているため、提示できなかった。DRAMに対するデータは、Flashに対するデータとしても、流用可能であると仮定している。この装置許容欠陥数データは、IDMがプロセスのベンチマークをしたり、半導体製造装置を設計したりするのに利用可能である。

欠陥検出と特徴付け — 物理的なデバイス寸法と対応する欠陥の寸法は縮小し続け、欠陥検出および許容汚染に対し、常に新たな課題を投げかけ続けている。ウェーハエッジは、プロセス変動や設計と同様に、歩留りに重大な影響を与えることが認識された。高感度で、高スループットの欠陥検出、レビュー、分類技術の開発は、低コストの製造の実現にとって極めて重要である。付帯設備、設計、プロセス、テスト、仕掛け等の情報を関連付けることのできる自動化された高度な解析アルゴリズムが開発されることが望まれる。それにより、根本原因解析の促進、しいては短期間での歩留り習熟が可能となるだろう。

ウェーハ環境汚染制御 — プロセスにクリティカルな薬液、ガスの不純物濃度の桁違いの改善は、予見出来る未来において必要ではないと考えられている。しかし、新材料やその使用材料は、継続的な検討が必要とされる課題を提供する。サプライポイントからユースポイントまでに存在する潜在的な汚染を明確化することは、実際にウェーハに供給される純度を保証するために必要な管理システムがどうあるべきかを定義することになるだろう。すなわち、薬液やガスの供給点(POS)である個別の供給容器から、材料がウェーハに接触する場所(POP)までは、その経路にいくつかの純度を確認する箇所がある。このことが、YE9表のデータを含めたプロセス薬液の品質を議論する上で、かなりの混乱と不確かさを引き起こしてきた。YE1表は、典型的なプロセス薬液供給システムで見られる主な薬液ハンドリング/測定点をまとめたものである。この表は、これらの異なる測定箇所での属性や要求仕様を議論するための共通言語を作ろうと努力した成果である。より詳細な経路中の測定点の情報は、SEMIの標準等の補足資料、参考文献を参照することで得られる。

Table YE1 Definitions for the Different Interface Points

	POS <i>Delivery Point of Gas/Chemical Supplier</i>	POD <i>Outlet of Central Facility System</i>	POC <i>Submain or VMB/VMP Take off Valve</i>	POE <i>Entry to Equipment or Sub Equipment</i>	POU <i>Entry to the Process Chamber</i>	POP <i>Contact with Wafer</i>
<i>Interfaces</i>	<i>SEMI Standards Focus Area</i>	<i>ITRS Factory Integration Facilities Group Focus Area</i>		<i>ITRS Factory Integration Equipment Group Focus Area</i>		<i>ITRS Front End Processes, Lithography, Interconnect TWG Focus Area</i>
Ultrapure water	Raw water	Outlet of final filtration in UPW plant	Outlet of submain take off valve	Inlet of wet bench or subequipment	Inlet of wet bench bath, spray nozzle, or connection point to piping, which is also used for other chemicals	Wafer in production

Process chemicals	Chemical drum/tote/bulk supply	Outlet of final filtration of chemical distribution unit	Outlet of VMB valve	Inlet of wet bench or intermediate tank	Inlet of wet bench bath or spray nozzle	Wafer in production
Specialty gases	Gas cylinder or bulk specialty gas systems	Outlet of final filtration of gas cabinet	Outlet of VMB valve	Inlet of equipment	Inlet of chamber (outlet of MFC)	Wafer in production
Bulk gases	Bulk gas delivered on site or gas generator	Outlet of final filtration/purification	Outlet of submain take off valve or VMB valve	Inlet of equipment/subequipment	Inlet of chamber (outlet of MFC)	Wafer in production
Cleanroom and AMC	Outside air	Outlet of make-up air handling unit	Outlet of filters in cleanroom ceiling	Inlet to mini-environment or sub equipment for AMC, outlet of the tool filter for particles	Gas/air in vicinity to wafer/substrate	Wafer/substrate in production (AMC/SMC)

POD—point of delivery POC—point of connection POE—point of entry POU—point of use VMB— valve manifold box
VMP— valve manifold post UPW—ultra pure water MFC—mass flow controller AMC—airborne molecular contamination
SMC—surface molecular contamination

困難な技術課題

歩留り改善の章の困難な技術課題は、YE2 表に要約されている。歩留り改善のための最も重要な技術課題は、高い補足率で複数種類の致命欠陥を検出すると同時に分類すること、低 CoO であること、高スループットであることの認識で一致した。現状、検査システムは、技術の世代ごとに定義される最小寸法と同等、もしくはより急速に縮小化されたサイズの欠陥を検出することが期待されている。インライン検査機に高感度が要求されたため、検出欠陥数が劇的に増加してきている。大量の擬似および偽欠陥の中から、小さいが歩留りに関係する欠陥を見つけることが、技術課題である。同時に、CoO の低い装置では、検査の高いスループットが求められる。が、このことは、S/N 比を改善するという懸案と対立する。求められる検査結果とは、注目すべき重要な欠陥 (DOI) を高感度で捕らえ、補足率が高いことである。

ウェーハエッジとベベルの管理は、技術課題の中でも最優先事項である。ウェーハのエッジやベベル周りの欠陥やプロセスの問題は、歩留りに影響を与えるとの認識で一致した。ウェーハ両面のウェーハエッジ、ベベルおよびアペックスの適切な検査方法を見つけることが、重要な技術課題である。欠陥検査の考え方、技術は、常に発展し、数年以内にはさらに改善されなければならない。

使用薬剤の汚染の種類やレベルと歩留まりとの相関をとり、管理限界を定める為の、データ、TEG、手法が求められている。この技術課題の核心は、ウェーハ歩留りに対する各汚染源の相対的重要度、歩留りや特性への影響を評価する標準テストと最大のプロセス変動 (管理限界) である。基本的な技術課題は、主要プロセス中の不純物濃度と歩留り、信頼性、性能との相関を取る事である。この相関は、汚染の限界基準を更に厳しくする事が必要かどうかを決めるだろう。技術課題は、プロセス使用材料の増加により複雑さが増加するので、最も敏感なプロセスでの研究を選択する事が、意味のある進歩に繋がるだろう。

システムティック成分起因の歩留り (SMLY) を如何に効果的に確認するかは、技術課題のひとつである。ランダム欠陥起因の歩留りを取り扱う前に、製品内に組み込まれ、テストフロー中にシステムティックに組み込まれた論理回路故障診断能力がどの程度なのか把握することは、極めて重要である。論理回路部のリソグラフィのプロセスウィンドウに関連した形成限界に見られるような形状異常は、SMLY に非常に敏感である。潜在的な問題は、以下の理由から発生し得る。適合させなければならない種々の自動テストパターン生成 (ATPG) フローがある。論理回路故障診断を収束させるのに必要なベクトルをロギングする時に、テスト時間を大幅に増大させてしまうような

4 歩留まり改善

自動テスト装置 (ATE) のアーキテクチャー。チップ当たりの診断時間が長い。レイアウト依存性を有するシステムティックな歩留まりモデルを構築には余りにも統計的処理の困難な診断結果。

注目する欠陥が 100nm より小さくなり、走査電子顕微鏡 (SEM)、エネルギー分散型 X 線分析 (EDX) を用いたインラインでの化学分析に限界が見えている。本質的に試料の容量に限度があり、そのため、結合状態の情報は不十分となり、電子ビームによるダメージの可能性さえある。ゆえに、インラインで元素分析が可能な装置/技術が、必要とされている。要求されている開発の主眼は、軽元素、小容量のサンプルの分析にフォーカスされている。なぜなら、微細化に伴い、より小さなパーティクルの分析需要が増しているからである。この技術課題は、歩留まり改善と計測の両者共通の課題である。

Table YE2 Yield Enhancement Difficult Challenges

困難な技術課題 $\geq 22\text{nm}$ ノード	問題の内容
<p>複数種類の致命欠陥の検出/SN 比-高い補足率で複数の種類の致命欠陥を検出すると同時に、分類も行い、低 CoO で、高スループットであることが要求される。より高感度なインライン検査の導入により、検出される欠陥数は劇的に増加するであろう。課題は、疑似もしくは偽欠陥の中から、微小だが歩留まりに影響を与える欠陥を如何に検出するかである。</p>	<p>現行の技術では、スループットと感度はトレードオフの状況にあるが、今後予測されている欠陥レベルについては、スループット、感度の両方が必要とされている。検査コストの削減とスループットの向上は、CoO の観点から極めて重要である。クリティカルサイズのパーティクルの検出方法が無い可能性がある。プロセス変動起因のラインエッジラフネスの検出。致命欠陥に対する高補足率、高スループット、高精度な電氣的、物理的的不良解析。検出器、試料からのバックグラウンドノイズを低減し、システムの感度を改善する。プロセスばらつきの中から欠陥を浮き立たせるための SN 比の改善。プロセスばらつきと欠陥の境界はどこか？</p>
<p>ウェーハエッジとベベルの管理と検査-ウェーハエッジ、ウェーハベベルの欠陥およびプロセス上の問題は、歩留まり低下を引き起こすと認識されている。</p>	<p>量産ラインに導入可能なウェーハ両面のウェーハエッジ、ベベルおよびアペックスの検査方法を見つける。</p>
<p>歩留まりとの相関を含めた、プロセスの安定性と絶対的な汚染レベルの対比-プロセス中の汚染の種類と量を歩留まりと関連付け、必要とする管理限界を決定するための TEG、測定方法、データ取得が求められている。</p>	<p>流体/気体の種類を標準 TEG や製品の歩留まりに関連付けたり、採否判断するための方法論。汚染の相違が歩留まりに与える相対的な重要性。歩留まりや特性への影響を調査するための標準テストの定義。最大プロセスばらつき(管理限界)の定義。</p>
<p>システムティックな歩留まり低下とレイアウトの関連付け-パターン形状が不規則な論理回路領域では、リソグラフィ-プロセスウィンドウに関連したパターン形成限界のようなシステムティックな要因による歩留まり低下 (SMLY) が生じやすい。</p>	<p>SMLY は、製品中に組み込まれ、テストフロー内にシステムティックに組み入れられた論理回路故障診断能力により認識され、取り組まれるべきである。以下の理由から、潜在的な問題は起こり得る。a) 適合させなければならない種々の自動テストパターン生成 (ATPG) フローがある。b) 論理回路故障診断を収束させるのに必要なベクトルをロギングする時に、テスト時間を大幅に増大させてしまうような自動テスト装置 (ATE) のアーキテクチャー。c) チップ当たりの診断時間が長い。d) レイアウト依存性を有するシステムティックな歩留まりモデルの構築にとって余りにも統計的処理の困難な診断結果。テストパターン生成時には、システムティックな要因に起因した歩留まり低下を引き起こすようなプロセス対レイアウトの限界(ホットスポット)を考慮して、それら危険領域を無くすようにしなければならない。</p>

<p>高アスペクトレシオ検査－高速で経済的な高アスペクトレシオ検査装置の要求が依然としてある。というのも、電子線を用いた検査では、高スループットと低コストの要求にはまったく応えられないからである。感度に対する要求は、検出欠陥の劇的な増加となって現れる。重要課題は、膨大な量の欠陥の中から歩留まりに直結する欠陥種を見つけ出すことにある。</p>	<p>微弱なビア底面へのエネルギー伝達、検出器への飛び出し。 高アスペクトのコンタクト、ビア、トレンチにおけるグランドルール (GR) の 1/2 の欠陥、特にそれらの底部もしくはその近傍にある欠陥の迅速な検出。 ウェーハ当りの非常に多くのコンタクトやビアの数。</p>
<p>困難な技術課題 <22nm ノード</p>	<p>問題のまとめ</p>
<p>インラインでの欠陥の特徴付けと解析－インラインで 100nm 以下の欠陥の特徴付けと解析が行えるエネルギー分散型 X 線分析装置 (EDX) に替わる装置が要求されている。 関心は、軽元素、パーティクルサイズから考えた極少量の試料、および微量分析にある。</p>	<p>SEM 像の分解能を考慮しつつ、サンプリングプローブによる表面損傷、破壊は最小にすべきである。 特に有機物に於ける化学的狀態や結合状態に関する情報提供が望まれる。 技術世代の寸法に適合した微小試料解析技術。 パーティクルと下地からの信号の分離能力。</p>
<p>モデルベースの設計-製造インターフェースの開発－光近接効果補正 (OPC) とインテグレーションの複雑さから、モデルは、特性変動に対する高い感度、極薄膜の完全性、回路設計の影響、トランジスタ密度の高さ等を包含するものでなければならない。</p>	<p>新しい技術世代の為の TEG の開発。 複雑なインテグレーション上の問題への対応。 極薄膜の完全性のモデル化の問題。 増加するトランジスタ密度を含めたフロントエンドプロセスのスケールリング方法の改善。</p>

[1] [メトロロジの章にリンクする。](#)

歩留り習熟

はじめに

歩留り習熟は、製造工程においてシステムティックもしくはランダムに発生する事象の把握と解決によるデバイス歩留り向上の為の、製造プロセスとウェーハに関する知見の収集およびその適用と定義される。歩留り習熟では、技術的要求事項およびその解決候補については言及しない。

半導体業界は、製品価格が指数関数的に低下する環境下であり、そのため半導体メーカーは常に製品を市場に早期に出すよう圧力を受けている。如何に利益を上げるかは、如何に歩留りを早期に上げるかにかかっている。半導体メーカーは、早期に高歩留りを実現できればできるだけ、早期に量産体制に入ることができ、半導体メーカーの設計部門に対して、より多くの利益をもたらすことができる。歩留りのシステムティック成分は、しばしば製造の初期段階での歩留りを律速するが、この改善は、チップ価格が非常に高価な時期の量産を可能にし、より多くの利益の確保を可能にする。このように製造の初期段階での歩留り習熟は、終期段階でのそれとは、かなり異なったものであり得る。この他に、技術世代の移行時には、初期歩留りの低下が生じる。技術世代の変化に伴い、たとえば新材料やリソプロセスが新規に導入されなければならない。これらの変更は、新技術世代に並行して導入されなければならない。最新の技術世代の問題を解決するためのモニタリング能力、検査、計測には、膨大な費用と集中した研究開発が必要である。

高度に洗練された歩留り向上を実現するための要求事項の主要なものは、歩留り低下原因である縮小し続ける注目欠陥の検出、データ量、チップの複雑性、プロセスの複雑性が益々増加している状況下でのタイムリーな根本原因の特定、および各習熟サイクルごとの歩留り習熟速度の改善が含まれる。プロセスの複雑性が増し、サイクルタイムが長期化するのに伴い、装置および手法は、歩留り習熟に必要なサイクル数を、各

6 歩留まり改善

技術世代ごとに増やす必要が生じている。また、絶え間なく続く微細化、プロセス数増加の動き、ウェーハの大口径化、新材料の導入等により、多くの装置と手法には、歩留り低下を引き起こす全体的な相互作用を理解することが要求される。

データ管理と先進的プロセス制御

工場での歩留り管理は、データ管理とより密接に連携されるようになる。統合化されたデータ管理を通して、欠陥及び不良原因を早期に特定することは、迅速な歩留り習熟の本質である。回路の複雑さが増し、ウェーハ・ロットに関するデータ量が膨大になろうとも、歩留り習熟速度を加速し、導入から成熟期までの歩留りの立ち上げを、期待された期間内に実現させなければならない。集積回路の製造工程の複雑さの継続的な増加が、データ収集、保存、検索速度の指数関数的な増加を決定してきた。この点は、現在も将来的にも益々重要になるだろう。先進的な製造工程では、得られたデータのいずれもが、ウェーハソート時に認識される歩留り問題を理解し、解決するための鍵となり得る。必要に応じて、歩留り担当エンジニアがアクセス可能な形で記録する必要がある。有意な相関や結果を導き出すために生データにアクセスすることは、製造に対する決定的な要求事項となるだろう。もし、操業開始時からこれらの工場が成功を収めなければならないとしたら、データ保存とそのデータにアクセスするためのユーザーインターフェースは、後追いで整備することはできない。

工場内で発生するすべてのデータを如何に収集、保存、編集、アクセスするかは、極めて重要になるだろう。このように増大する複雑さに直面して、統合化されたデータ管理のための戦略、ソフトウェアが生産性を維持する上で重要との認識がされはじめた。統合型デバイス製造 (IDM) は、歩留り低下メカニズムを迅速に特定するために、集積回路設計、見える欠陥と見えない欠陥、特性データ、プロセストレンドと突発不良を検知するための電氣的テストの情報を網羅しなければならない。IDM システムでは、ひとたび製品の問題が認識されると、その発生源にまで辿り着けなければならない。問題発生源は、結果として、欠陥、特性問題、電氣的不良となる製造装置、設計、テスト、あるいはプロセスインテグレーションの問題に特定される。IDM は製造ラインに存在する多様なデータソースを統合する必要がある。このデータの統合は、現在は相互の関係がなく存在するデータベースから、物理的あるいは仮想上のデータを統合することにより達成される。多様なデータソースの有効利用と自動欠陥分類 (ADC) や空間分布分析 (SSA) のような自動解析技術の革新が、基本的な欠陥、特性、電氣的テストのデータを利用価値のあるプロセス情報に変換することを可能にする。

導入された先進のプロセス制御 (APC) と欠陥検出と特徴付け (FDC) は、益々重要性を増すであろう。しかし、これらソリューションの本格的な導入には、途方もなく大きなデータ転送、データ処理システムを必要とする。これを工場の利益にリアルタイムに繋がるように運用することは、極めて大変な試みである。内外の最適なソリューションを同時に運用することのできる、標準的かつオープンアクセスのシステムを維持することが必須である。

工場が保有する全てのデータのダウンストリーム、もしくはオフラインの解析には、歩留りに相関のある全ての情報を完全に掌握するための、既存の方法に加えて新しい手法が必要となるであろう。歩留り習熟に必要とされる包括的なデータマネジメントシステムに関する最大の課題は、連続的、周期的、散発的、さらにある期間を置いたデータの流れを、技術者が共通の接続システムやユーザーインターフェースで関連付けや分解できるように、処理および集積する技術を構築することである。ウェーハレベルや、おそらくダイレベルにデータを並び替えるには、自動データマッチング技術が要求される。問題を発見する際に、歩留り技術者のリソースを最大限に有効活用するために、複数のユーザーインターフェースで全てのデータソースをオープンにしアクセス可能にすることも、また極めて難しいことである。今後のベストオブブリードなデータシステムでは、内製だけでなく複数のサードパーティーのソフトウェアソリューションや GUI が、生のデータフォーマットにアクセス可能となり、技術者が歩留りを制約する問題の認識と解決をする際に、大きな柔軟性を提供するであろう。これらの障害は取り除かれなければならない。

現状のデータ管理システム(DMS)は、数種類の独立したデータベースをもち、歩留り解析に携わるいくつかの技術者グループが利用できるようになってきている。このデータは、ベースライン歩留り解析、突発的歩留り低下抑制、歩留りトレンドの確認、プロセス設計、歩留り予測に用いられる。IDMの有効性を阻害する主要因は、システム間の情報伝達、データフォーマット、データベース間の共通ソフトウェアインターフェースが基準とする標準規格が無いことである。使いやすい標準規格を作ることは、自動化を促進するためにも必要である。現状の技術的解析手法は、人による操作が必要で、発見的性格の域を出ていない。SPCチャートや他のシステムのアラームをきっかけとして、多様なデータベースから自動的にデータを検索する能力は、データの山からプロセスに関連した情報をタイムリーに引き出すために必要である。欠陥不良の発生源の究明を閉じたループ作業とするためには、DMS、特に市販のDMSで扱っているデータ等、装置管理情報(WIP)を統合する手法を確立しなければならない。こうした情報処理が重要になるのは、単純な装置停止の対応ではなく、例えば別の装置にロットやウェーハを迂回させたり、装置の異常兆候の診断をしたりといった先進のプロセス、装置制御の導入を考えた場合である。

DMSシステムは、今日、in-situのプロセスセンサー、装置の状態、ログデータから得られる時系列のデータを取り扱うに留まっている。ロットおよびウェーハベースのデータと関連付けて時系列データを記録できる方法が必要である。

今日のDMSシステムで取り扱える製造データは非常に多様であるにもかかわらず、歩留り予測のツールや手法は依然として少数の専門家にしか扱えない状況が続いている。こうした解析手法を広範な技術者グループが扱えるようになれば、優先して解決すべき欠陥発生メカニズムを迅速に明確化でき、その結果、最も重要な問題に素早く対応できるようになるだろう。

ファンダリー特有の歩留り習熟

ファンダリーの歩留り習熟は、少品種大量生産を行なう半導体製造メーカーのそれとはかなり異なる。大量生産者は、製造の初期段階におけるバッチ歩留りによって支配される。ひとたびバッチ歩留りが高くなり量産が開始されると、ライン歩留りが支配的な要因となる。それとは対照的に、ファンダリーは非常に多くの少量製品を比較的成熟した製造プロセスに定常的に投入する。しばしば特別な設計で、非常に短期的な販売を行なうため、1ロットのウェーハが、生涯在庫になることもある。少量のチップが、特定日までに工場から出荷されなければならない。このため、正確な初期回路設計、無欠陥のマスクでの製造、短い製造工程期間および高いライン歩留りが、高いバッチ歩留りよりも重要である。

欠陥

さまざまな種類の欠陥について、以下に述べる。

見える欠陥 — 今後とも見える欠陥サイズは小さくなるが、それらの欠陥を検出、レビュー、分類し、原因究明のための解析が可能なのが、装置には要求される。

見えない欠陥 — 電氣的不良の原因となるが、今日の検査技術では、物理的痕跡程度しか検出できない欠陥を見えない欠陥と呼んでいる。回路設計がより複雑になると、物理的痕跡すら残さない欠陥が原因で生ずる回路不良が増加するだろう。こうした不良の一部は、例えば、ウェーハ間やチップ間での抵抗や容量やタイミングの変動のようなシステムティックかつパラメトリックな形で顕在化する。あるいは、応力起因の転位や局所的な結晶欠陥/原子結合不良のようなランダムでパラメトリックではない形で顕在化する。後者の迅速な原因究明は、より挑戦的な課題になるだろう。開発が必要な技術は、不良を迅速に特定する技術、および特定された不良原因を、見える欠陥、見えない欠陥、およびパラメトリック欠陥に分類する技術である。

8 歩留まり改善

パラメトリック欠陥 — 最小寸法が小さくなるのに伴って、システムティック欠陥が制約する歩留り (SMLY or Y_s) も低下する。歩留りのシステムティック成分 Y_s の主要因は、ウェーハ内およびウェーハ間の特性変動である。パラメトリック欠陥は、歴史的に見えない欠陥とされてきた。しかしながら、迅速な欠陥原因究明のためには、見えない欠陥とは分類して扱う必要が出てきている。

電氣的不良 — プロセス工程数の増加、チップ内トランジスタ数の増加、回路密度の増加、問題となる欠陥寸法の縮小が進んでいるが、それに伴って生じる欠陥数の増加は、電氣的不良としてしか検知されない。電氣的不良には、点欠陥やパラメータ値を変動させるプロセス揺らぎによる不良も含まれる。欠陥発生原因を特定するには、電氣的不良の位置をチップ内で特定しなければならない。この作業の複雑さは、ウェーハ当たりのパターン数×総プロセス工程数、すなわち欠陥原因究明複雑度因子にほぼ比例する。複雑さが増す状況にあっても、欠陥発生原因を特定するまでの時間を一定に保つため、電氣的不良が発生するチップ内の位置を特定するための時間を増加させないようにしなければならない。さらに、突発的なチップ内タイミング変動によって発生するソフト不良は、点欠陥不良とシステムティック不良の中間に位置するため、根本原因を究明するための革新的な新手法が必要となる。

必要とされる研究

2007年版に記載の技術的要求事項とその解決策候補では、全ての利害関係者間の継続的な協力関係を求めている。例えば、装置で発生する欠陥のデータは、半導体メーカーと装置メーカーにとって、適用工程と要求装置を明確化するのに必要である。将来の課題は、微小な欠陥を高スループットで検出することである。現状、解決策は見つかっていない。期待されている微細化の進展に関連した最小寸法の制御についても同様の状況にある。電子線による検査は余りにも遅く、スキヤットロメトリーとか他の光学的手法の開発がより有望と思われる。さらに、フィーチャーサイズが原子レベルにまで小さくなり、歩留りの問題が益々複雑になるため、将来、計測装置を検査装置に転用しなければならなくなる。ウェーハ表面の平坦度の管理の重要性は、テクニカルワーキンググループ間の議論で共通認識された。ベアウェーハの検査についての問題は解消されているが、パターン付きウェーハの検査については、問題は残っている。上記解決策が見出せていない課題については、その解決のため、今後数年間 R&D での相当の努力が望まれる。

歩留り向上の一方で製造コストを抑制するために、汚染管理はプロセスへの影響に注目しなければならない。再利用可能なプロセスガス/薬液から除去したい汚染物質のみを除去するような革新的なアイデアが調査されなければならない。新規薄膜材料に関しては、生成材料の純度要求に対する理解が必要である。

性能面から電子線照射を用いた SEM/EDX に替わる技術が望まれる。オージェ電子は、注目パーティクルの表面からの深さが 3nm 以下のところからのみ発生するので、短期的には、オージェ電子分光が SEM/EDX 分析に替わって広く使用される可能性がある。オージェ電子のこの特性ゆえに、サンプル容量は大きくなくて済む。

2,3年後には、SEM/EDX はさらに改良され、電子線の加速度の可変制御が可能となり、X線検出方法も改良されるだろう。さらに高感度の検出方法としては、マイクロカロリメトリーや WDS も含まれる。

直径が 60nm 以下のパーティクルの元素分析および結合状態解析には、今後 3~5 年間は、走査型透過電子顕微鏡 (STEM)/電子エネルギー損失分光 (EELS) が有望である。STEM/EELS は、パーティクルの構成成分の元素分析をすると同時に原子構造の解析も行なえる。自動試料作製法を改善し、50-100nm 厚の極薄試料を、タイムリーに作製しなければならない。入射電子線と透過電子線の収差を補正し、像から得られたこれら構成成分を大きさによって分類し、構成元素、化合物を特定できるようにしなければならない。

技術的要求

歩留りモデルと装置許容欠陥数

ICプロセス全体のチップ歩留りは、一般に材料であるウェーハの欠陥成分起因の歩留り (YM)、システムティック成分起因の歩留り (SMLY-YS) とランダム成分起因の歩留り (YR) との積で表現される (式 1 参照)。YM は材料に内在する欠陥によって引き起こされる歩留り低下分で、IC 製造工程中に発生する YS 或いは YR といった歩留り低下要因と区別される。YM についての詳細は FEP の章で述べられる。ほとんどの場合、YM は無視できる。YS は課題ごとにモデリングをする必要があり、YS を導出するための一般的な計算式は現在のところ分かっていない。負の二項分布による歩留りモデルは、YE 章の YR を計算するために用いられる。A はチップ面積、D0 は電氣的不良密度、 α はクラスタ係数を表す。D0 を計算するために必要なパラメータは Table YE3 に定義される。

$$Y_{Die} = Y_M * Y_S * Y_R = Y_M * Y_S * \left(\frac{1}{1 + \frac{AD_0}{\alpha}} \right)^\alpha \quad (1)$$

$$PWP_n = PWP_{n-1} \times \frac{F_n}{F_{n-1} \left(\frac{S_{n-1}}{S_n} \right)^2} \quad (2)$$

歩留りモデルと装置許容欠陥数の参考を Table YE4 に示す。YE5 は、YE3 のターゲット歩留りを達成するためのクリティカル欠陥サイズに等しいか或いは大きいパーティクルの最大許容欠陥数を示す。Table YE4 と YE5 のランダム欠陥目標値は、あらかじめ決めた技術世代について SEMATECH 会員企業から集めた 164 台の装置のデータに基づいている。それらは 30 の標準装置分類としてまとめられている。これらはメモリ製品とロジック製品に対する目標値ではあるが、利用者の実際の線幅やチップ面積が ITRS ロードマップでの仮定と一致することはまれであると考えられる。SEMATECH 会員会社における、ウェーハ処理のステップ毎のパーティクル増加数 (PWP: Particle per Wafer Pass) のレベルが 1997、1999、2000 年という過去の古い調査データに基づいているにもかかわらず、これらは次世代技術の欠陥低減目標を検討することや、いくつかの特殊なプロセスの違いを議論する上で今でも有用な参考資料となっている。式 2 で、PWP はウェーハがプロセス装置で処理された時のパーティクルによる欠陥密度増加 (1m² あたり)、F はマスク工程毎の平均欠陥数 (ランダム電氣的欠陥数 D0 をその技術世代のマスク層数で割った数字で定義される)、S は最小クリティカル欠陥サイズで、n は技術世代を示す。この PWP の式はムーアの法則により導出されるクリティカルエリアの増大をシミュレートする。そしてそれは次世代の PWP 要求を示している。装置許容欠陥数は、一般的なプロセス装置の PWP の中央値を用いた推定を行っており、それぞれ MPU 及び DRAM の一般的なプロセスにあわせて計算されている。すべての工程の装置許容欠陥目標値は、装置の搬送による欠陥を含んでおり、このようなパーティクル数は自動的にその他の要因によるパーティクル数に含まれることに留意する必要がある。検査および測定されるウェーハはロット内の 10% を前提としている。Table YE4 と YE5 の PWP 部分のそれぞれの項目は、プロセスフロー中で使用される一般的な装置タイプについて示している。

Table YE3 は歩留りと製品の成熟に関する仮定を示し、MPU と DRAM と Flash の電氣的欠陥密度及び PWP 装置許容欠陥数目標値の設定に用いられる。これらの仮定の大半は、2007 年版の ORTC に基づいている。クラスタパラメータの 2 はウェーハ上の欠陥分布のわずかな非均一性を許容する。YE4 は、ORTC の Table 1g と 1h で定義されたコストパフォーマンス MPU に関する仮定を満たすランダムな PWP の許容欠陥数目標値を示している。MPU は、小さな L1 キャッシュ以外は主にロジックランジスタ動作部分で構成されるものと仮定している。MPU に関しては、それぞれの技術世代で適合すべきプロセス/デザイン改善目標値 (ORTC の Table 1g と 1h) を前提としている。同様に Table YE5 は、Table YE3 に提示された DRAM や Flash の歩留りに関する仮定に適合するランダムな PWP の許容欠陥数目標値を示している。マスク層当たり

10 歩留まり改善

の不良数(PWP 推定式の入力として用いられる)を算出するのに用いられる電氣的欠陥密度は、チップのロジックやデコーダ部分のみに基づいている。この周辺部分は、Table 1c と d の定義によるセルアレイ部分から算出される。DRAM や Flash の周辺回路にはリダンダンシが無いので、その部分はランダム成分に対する 89.5%の歩留り実現が求められる。DRAM や Flash のコア(セル)領域に関しては、チップ全体で歩留り 85%を実現する為にリダンダンシが導入されることが仮定されている。DRAM や Flash のチップサイズは、次世代品が導入される時にはチップサイズが増加し、同世代品を生産(量産)する場合には ORTC の Table 1c と d に示される様に縮小する。そのため、それぞれのチップサイズ毎の D0 と PWP の無意味な変動を避けるため、D0 は適切な目標歩留り値により計算される。

一方、装置のクリーン度の継続的な向上の他に、許容できる歩留りを実現する為に取り組むべき少なくとも三つの主要な課題がある。

1. ウェーハ表面だけでなく、ベベル/エッジ部及びウェーハ裏面のパーティクルや欠陥の問題にも注意を払う必要がある。
2. システマティック成分起因歩留り(SMLY)が歩留り改善速度を律速するので、その要因の理解、モデル化、要因の除去を協調させて進める努力が必要である。
3. APC を含む新しい管理手法は今後起こりうる新たなばらつき/欠陥要因について評価されることが必要である。

Table YE3 Defect Budget Technology Requirement Assumptions

Product	MPU	DRAM	Flash
Yield Ramp Phase	Volume Production	Volume Production	Volume Production
YOVERALL	75%	85%	85%
YRANDOM	83%	89.50%	89.50%
YSYSTEMATIC	90%	95%	95%
YMATERIAL	>99%	>99%	>99%
Chip Size	140mm²	93mm²	144
Cluster Parameter	2	2	2

装置許容欠陥数の Table の数値は 7 年前に行われた調査結果に基づいているため、2007 年版では技術見通しを示す色分けを意図的に廃止している。より妥当な数値を示すためには、ITRS 次回改定までに新しい調査と手順により集めた最新のデータをもとに再計算することが必要である。Yield Enhancement 国際 WG では、半導体デバイスメーカーでの半導体製造装置の欠陥管理基準について新たな調査を行う計画である。

Table YE4a Yield Model and Defect Budget MPU Technology Requirements—Near-term Years

Year of Production	2007	2008	2009	2010	2011	2012	2013	2014	2015
MPU/ASIC Metal 1 (M1) ½ Pitch (nm)(contacted) [A]	68	59	52	45	40	36	32	28	25
MPU Physical Gate Length (nm)	25	23	20	18	16	14	13	11	10
Critical Defect Size (nm)	34	29.5	26	22.5	20	18	16	14	12.5
Chip Size (mm ²) [B]	140	111	88	140	111	88	140	111	88
Overall Electrical D0 (faults/m ²) at Critical Defect Size Or Greater [C]	2210								
Random Electrical D0 (faults/m ²) [D]	1395								
Number of Mask Levels [E]	33	35	35	35	35	35	37	37	37
Random Faults/Mask	42	40	40	40	40	40	38	38	38
<i>MPU Random Particles per Wafer pass (PWP) Budget (defects/m²) for Generic Tool Type Scaled to 34 nm Critical Defect Size or Greater</i>									
CMP clean	343	256	204	162	128	102	76	61	48
CMP insulator	840	629	499	396	314	250	187	149	118
CMP metal	952	713	566	449	356	283	212	169	134
Coat/develop/bake	149	112	89	70	56	44	33	26	21
CVD insulator	744	557	442	351	279	221	166	132	105
CVD oxide mask	986	738	586	465	369	293	220	174	139
Dielectric track	235	176	140	111	88	70	52	42	33
Furnace CVD	421	315	250	198	157	125	94	74	59
Furnace fast ramp	380	285	226	179	142	113	85	67	53
Furnace oxide/anneal	245	183	145	115	92	73	55	43	34
Implant high current	329	246	195	155	123	98	73	58	46
Implant low/medium current	299	224	178	141	112	89	67	53	42
Inspect PLY	306	229	182	144	114	91	68	54	43
Inspect visual	328	246	195	155	123	97	73	58	46
Lithography cell	253	190	150	119	95	75	56	45	36
Lithography stepper	240	180	143	113	90	71	54	43	34
Measure CD	286	214	170	135	107	85	64	51	40
Measure film	245	183	145	115	92	73	55	43	34
Measure overlay	227	170	135	107	85	67	51	40	32
Metal CVD	449	336	267	212	168	133	100	79	63
Metal electroplate	230	172	137	109	86	68	51	41	32
Metal etch	1012	758	601	477	379	301	226	179	142
Metal PVD	512	384	304	242	192	152	114	91	72
Plasma etch	919	688	546	433	344	273	205	163	129
Plasma strip	419	314	249	198	157	125	93	74	59
RTP CVD	272	204	162	128	102	81	61	48	38
RTP oxide/anneal	178	133	106	84	67	53	40	32	25
Test	69	52	41	33	26	21	15	12	10
Vapor phase clean	634	474	376	299	237	188	141	112	89
Wafer handling	28	21	17	13	10	8	6	5	4
Wet bench	411	307	244	194	154	122	92	73	58

12 歩留まり改善

Table YE4b Yield Model and Defect Budget MPU Technology Requirements—Long-term Years

Year of Production	2016	2017	2018	2019	2020	2021	2022
MPU/ASIC Metal 1 (M1) ½ Pitch (nm)(contacted) [A]	22	20	18	16	14	13	11
MPU Physical Gate Length (nm)	9	8	7	6.3	5.6	5	4.5
Critical Defect Size (nm)	11.5	10	9	8	7	6.5	5.5
Chip Size (mm ²) [B]	140	111	88	140	111	88	140
Overall Electrical D0 (faults/m ²) at Critical Defect Size Or Greater [C]	2210						
Random Electrical D0 (faults/m ²) [D]	1395						
Number of Mask Levels [E]	37	39	39	39	39	39	39
Random Faults/Mask	38	36	36	36	36	36	36
MPU Random Particles per Wafer pass (PWP) Budget (defects/m ²) for Generic Tool Type Scaled to 34 nm Critical Defect Size or Greater							
CMP clean	38	29	23	18	14	11	9
CMP insulator	94	71	56	44	35	28	22
CMP metal	106	80	63	50	40	32	25
Coat/develop/bake	17	13	10	8	6	5	4
CVD insulator	83	63	50	39	31	25	20
CVD oxide mask	110	83	66	52	41	33	26
Dielectric track	26	20	16	12	10	8	6
Furnace CVD	47	35	28	22	18	14	11
Furnace fast ramp	42	32	25	20	16	13	10
Furnace oxide/anneal	27	21	16	13	10	8	6
Implant high current	37	28	22	17	14	11	9
Implant low/medium current	33	25	20	16	13	10	8
Inspect PLY	34	26	20	16	13	10	8
Inspect visual	37	28	22	17	14	11	9
Lithography cell	28	21	17	13	11	8	7
Lithography stepper	27	20	16	13	10	8	6
Measure CD	32	24	19	15	12	10	8
Measure film	27	21	16	13	10	8	6
Measure overlay	25	19	15	12	10	8	6
Metal CVD	50	38	30	24	19	15	12
Metal electroplate	26	19	15	12	10	8	6
Metal etch	113	85	67	53	42	34	27
Metal PVD	57	43	34	27	22	17	14
Plasma etch	102	77	61	49	39	31	24
Plasma strip	47	35	28	22	18	14	11
RTP CVD	30	23	18	14	11	9	7
RTP oxide/anneal	20	15	12	9	7	6	5
Test	8	6	5	4	3	2	2
Vapor phase clean	71	53	42	33	27	21	17
Wafer handling	3	2	2	1	1	1	1
Wet bench	46	34	27	22	17	14	11

Tables YE4a and b の注:

[A] ORTC Tables 1a と 1b で定義

[B] ORTC Tables 1g and 1h で定義

[C] 量産時全体歩留を75%と仮定

[D] ORTC Tables 5a と 5b で定義、ランダム欠陥起因歩留り(RDLY) 83% と仮定

[E] ORTC Tables 5a と 5b で定義

Table YE5a Yield Model and Defect Budget DRAM/Flash Technology Requirements—Near-term Years

Year of Production	2007	2008	2009	2010	2011	2012	2013	2014	2015
DRAM ½ Pitch (nm) (contacted)	65	57	50	45	40	36	32	28	25
Flash ½ Pitch (nm) (un-contacted Poly)	54	45	40	36	32	28	25	22	20
Critical Defect Size (nm)	34	29.5	26	22.5	20	18	16	14	12.5
DRAM Product Table									
Chip Size (mm ²) [B]	93	74	59	93	74	59	93	74	59
Cell Array Area (%) at Production [B]	56.08%	56.08%	56.08%	56.08%	56.08%	56.08%	56.08%	56.08%	56.08%
Non-core Area (mm ²)	41	33	26	41	33	26	41	33	26
Overall Electrical D ₀ (faults/m ²) at critical defect size or greater [C]	4145	4145	4145	4145	4145	4145	4145	4145	4145
Random Electrical D ₀ (faults/m ²) [D]	2793	2793	2793	2793	2793	2793	2793	2793	2793
Number of Mask Levels [E]	24	24	26	26	26	26	26	26	26
Random Faults/Mask	116	116	107	107	107	107	107	107	107
DRAM Random Particle per Wafer pass (PWP) Budget (defects/m²) for Generic Tool Type Scaled to -40 nm Critical Defect Size or Greater									
CMP clean	1329	1056	773	614	487	387	307	244	193
CMP insulator	1027	815	597	474	376	299	237	188	149
CMP metal	1579	1254	919	729	579	459	365	289	230
Coat/develop/bake	409	325	238	189	150	119	94	75	59
CVD insulator	1139	904	662	526	417	331	263	209	166
CVD oxide mask	1400	1112	815	647	513	407	323	257	204
Dielectric track	574	456	334	265	210	167	132	105	83
Furnace CVD	785	624	457	363	288	228	181	144	114
Furnace fast ramp	740	587	430	341	271	215	171	136	108
Furnace oxide/anneal	591	469	344	273	217	172	136	108	86
Implant high current	688	546	400	317	252	200	159	126	100
Implant low/medium current	655	520	381	303	240	191	151	120	95
Inspect PLY	898	713	522	415	329	261	207	165	131
Inspect visual	926	736	539	428	339	270	214	170	135
Lithography cell	768	610	447	355	281	223	177	141	112
Lithography stepper	510	405	297	235	187	148	118	93	74
Measure CD	767	609	446	354	281	223	177	140	112
Measure film	721	572	419	333	264	210	166	132	105
Measure overlay	701	557	408	324	257	204	162	128	102
Metal CVD	722	573	420	333	265	210	167	132	105
Metal electroplate	548	435	319	253	201	159	127	100	80
Metal etch	1334	1060	776	616	489	388	308	245	194
Metal PVD	793	629	461	366	290	231	183	145	115
Plasma etch	1414	1123	823	653	518	411	326	259	206
Plasma strip	1083	860	630	500	397	315	250	198	158
RTP CVD	706	561	411	326	259	205	163	129	103
RTP oxide/anneal	516	410	300	238	189	150	119	95	75
Test	100	80	58	46	37	29	23	18	15
Vapor phase clean	1503	1193	874	694	551	437	347	275	219
Wafer handling	42	33	24	19	15	12	10	8	6
Wet bench	1073	852	624	495	393	312	248	197	156

14 歩留まり改善

Table YE5a Yield Model and Defect Budget DRAM/Flash Technology Requirements—Near-term Years

Year of Production	2007	2008	2009	2010	2011	2012	2013	2014	2015
DRAM ½ Pitch (nm) (contacted)	65	57	50	45	40	36	32	28	25
Flash ½ Pitch (nm) (un-contacted Poly)	54	45	40	36	32	28	25	22	20
Critical Defect Size (nm)	34	29.5	26	22.5	20	18	16	14	12.5
Flash Product Table									
Chip Size (mm ²) [B]	143.96	101.80	80.80	128.26	101.80	80.80	128.26	101.80	80.80
Cell Array Area (%) at Production [B]	68.35%								
Non-core Area (mm ²)	46	32	26	41	32	26	41	32	26
Overall Electrical D ₀ (faults/m ²) at critical defect size or greater [C]	3716								
Random Electrical D ₀ (faults/m ²) [D]	2503								
Number of Mask Levels [E]	24	24	24	26	26	26	26	26	26
Random Faults/Mask	104	104	104	96	96	96	96	96	96

Table YE5b Yield Model and Defect Budget DRAM/Flash Technology Requirements—Long-term Years

Year of Production	2016	2017	2018	2019	2020	2021	2022
DRAM ½ Pitch (nm) (contacted)	22	20	18	16	14	13	11
Flash ½ Pitch (nm) (un-contacted Poly)	18	16	14	13	11	10	9
Critical Defect Size (nm)	11.5	10	9	8	7	6.5	5.5
DRAM Product Table							
Chip Size (mm ²) [B]	93	74	59	93	74	59	93
Cell Array Area (%) at Production [B]	56.08%						
Non-core Area (mm ²)	41	33	26	41	33	26	41
Overall Electrical D ₀ (faults/m ²) at critical defect size or greater [C]	4145						
Random Electrical D ₀ (faults/m ²) [D]	2793						
Number of Mask Levels [E]	26						
Random Faults/Mask	107						
DRAM Random Particle per Wafer pass (PWP) Budget (defects/m ²) for Generic Tool Type Scaled to -40 nm Critical Defect Size or Greater							
CMP clean	153	122	97	77	61	48	38
CMP insulator	119	94	75	59	47	37	30
CMP metal	182	145	115	91	72	57	46
Coat/develop/bake	47	37	30	24	19	15	12
CVD insulator	131	104	83	66	52	41	33
CVD oxide mask	162	128	102	81	64	51	40
Dielectric track	66	53	42	33	26	21	17
Furnace CVD	91	72	57	45	36	29	23
Furnace fast ramp	85	68	54	43	34	27	21
Furnace oxide/anneal	68	54	43	34	27	22	17
Implant high current	79	63	50	40	31	25	20
Implant low/medium current	76	60	48	38	30	24	19
Inspect PLY	104	82	65	52	41	33	26
Inspect visual	107	85	67	53	42	34	27
Lithography cell	89	70	56	44	35	28	22
Lithography stepper	59	47	37	29	23	19	15
Measure CD	88	70	56	44	35	28	22

Table YE5b Yield Model and Defect Budget DRAM/Flash Technology Requirements—Long-term Years

Year of Production	2016	2017	2018	2019	2020	2021	2022
DRAM ½ Pitch (nm) (contacted)	22	20	18	16	14	13	11
Flash ½ Pitch (nm) (un-contacted Poly)	18	16	14	13	11	10	9
Critical Defect Size (nm)	11.5	10	9	8	7	6.5	5.5
DRAM Product Table							
Measure film	83	66	52	42	33	26	21
Measure overlay	81	64	51	40	32	26	20
Metal CVD	83	66	53	42	33	26	21
Metal electroplate	63	50	40	32	25	20	16
Metal etch	154	122	97	77	61	49	39
Metal PVD	91	73	58	46	36	29	23
Plasma etch	163	130	103	82	65	51	41
Plasma strip	125	99	79	62	50	39	31
RTP CVD	81	65	51	41	32	26	20
RTP oxide/anneal	60	47	38	30	24	19	15
Test	12	9	7	6	5	4	3
Vapor phase clean	173	138	109	87	69	55	43
Wafer handling	5	4	3	2	2	2	1
Wet bench	124	98	78	62	49	39	31
Flash Product Table							
Chip Size (mm ²) [B]	128.26	101.80	80.80	128.26	101.80	80.80	128.26
Cell Array Area (%) at Production [B]	68.35%	68.35%	68.35%	68.35%	68.35%	68.35%	68.35%
Non-core Area (mm ²)	41	32	26	41	32	26	41
Overall Electrical D0 (faults/m ²) at critical defect size or greater [C]	3716	3716	3716	3716	3716	3716	3716
Random Electrical D0 (faults/m ²) [D]	2503	2503	2503	2503	2503	2503	2503
Number of Mask Levels [E]	26	26	26	26	26	26	26
Random Faults/Mask	96	96	96	96	96	96	96

Tables YE5a と b の注:

[A] ORTC Tables 1a と 1b で定義.

[B] ORTC Tables 1c と 1d で定義.

[C] ランダム欠陥起因歩留り(RDLY)を 89.5%と仮定.

[D] ORTC Tables 5a と 5b で定義、ランダム欠陥起因歩留り(RDLY)を 89.5%と仮定.

[E] ORTC Tables 5a と 5b.

欠陥検出と特徴付け

歩留りに影響を与える、特定のプロセスで発生する欠陥を、インラインで検出できる能力を得ることが、欠陥検査に対する第一の要求である。プロセスの研究開発段階、歩留り立上げの段階、そして量産の様々なフェーズに対応して処理能力を向上させていくことは、欠陥検出技術の適用範囲を拡大することを意味し、また検査感度向上と処理能力向上の両立という極めて複雑な課題に対する解を得ることを意味する。以上のような要求はますます重要になっているが、その背景として、欠陥検査装置への多額の投資に見合う最大の効果を出すために、同じ欠陥検査装置を用いて様々なプロセス成熟度にある複数の製品を量産するようになってきていることがある。

プロセスの開発から量産の各フェーズに対応した性能を持つ装置が、統合デバイスメーカー (IDM) に対してジャストインタイムで供給されなければならない。とりわけプロセスの研究開発に必要な装置は新しい世代

16 歩留まり改善

のデバイス技術が導入されるのに先行して必要とされている。また歩留り立上げのフェーズで必要な装置は量産が始まる数ヶ月前に準備できていなければならない。最後の量産段階、即ち高い製品歩留りを追求している段階においては、その技術世代の製造プロセスの異常をモニタリングできる能力が必要である。

技術課題は、3つの表がカバーしているニーズに示されている：a) パターン付ウェーハ検査と電子ビーム検査、b) パターン無しウェーハ検査、マクロ検査、エッジ検査、エッジレビュー装置；そしてc) ADC(自動欠陥分類)。プロセスが複雑な複合デバイスを計画的に生産するために、プロセスと装置のモニタリングとなる欠陥検査が強く要求されている。パターン無し欠陥検査は、装置の性質上から幅広く用いられている。これら両方の欠陥検査につづいて、原因調査解析のためのレビューでは、欠陥座標精度をチャレンジ要求項目として挙げた。その上さらに、検査装置自身の清浄度も重要度が高まっている。

歩留りに注目してウェーハベベルやエッジの観察をし始めた影響で、ウェーハ裏面やベベルの検査においても、ウェーハ全領域で適用できる欠陥レビューが必要になった。

パターンの幅と深さの比で定義されるアスペクトレシオが3以上と定義される、高段差のパターンの深い底の部分に発生する欠陥を、高段差(HARI)欠陥検査と呼び、電子ビーム式検査装置で実施する。この装置は、微小欠陥の検出も得意である。

注目欠陥の検出そのものが、主要な挑戦のひとつになってしまった。しかしながら、SN比はすべての欠陥検査装置にとって、ひとつの重要な基準である。多量の擬似欠陥を検出するにつれ、どんなに強かにレビューをしても、注目すべき価値ある欠陥がなかなか見つからなくなってしまう、欠陥検査結果の価値が下がってしまっている。とはいえ、大量のノイズの中から重要な注目すべき欠陥(DOI)を効率よく分離することが可能な、次工程であるレビューのスループットが向上しはじめている。

多層構造の製品ウェーハの Top や Bottom 上の、ベベル部や端面、エッジ部の検査は、これらのエリアを起因とする欠陥/プロセスの問題がますます増加しているため、大きな課題となっている。SEMレビュー可能な標準結果ファイルと同様に、装置のADCと光学レビューの能力も、重要な基準(全ての領域をカバーすること、感度、検査速度を除いて)である。

パターン無しウェーハ検査における要求技術項目はウェーハそのものとデポ膜の種類に依存している。また、ウェーハ裏面の欠陥検出の際にはウェーハ表面に何らコンタミネーションや物理的な接触をもたらさないことが望まれる。このウェーハ裏面に関する要求項目は、リソグラフィ章の技術要求の Table にある。また同様に、今回導入された、検査装置それ自身の装置清浄度の仕様にも問われている。

他にも幾つかの欠陥モードが検査装置で検出することが必要となっている。見えない欠陥(従来の光学的手法で検出できない欠陥)に対する知見の獲得についても、電子ビーム技術を用いた検出技術の適用拡大と合わせて必要性が高まってきている。上述の大半の欠陥は表面下の位置に存在し、デバイスの縦構造に対し無視できない大きさを持つ傾向がある。今の所これらの欠陥の検出すべき最小寸法の定義は明確になっていない。多くの欠陥はデバイス性能に電氣的な影響を強く及ぼし、それはフロントエンドプロセス(コンタクト酸化膜形成プロセス以前のプロセス)にもバックエンドでのプロセスにも同様に影響を及ぼす。また、以下で規定されるようなサブミクロンの欠陥検出を急ぐあまり、ウェーハの広い領域に影響を及ぼすマクロ欠陥が見落とされることがあってはならない。マクロ検査のスキャンスピードはすべての技術世代におけるリソグラフィおよび時にはCMPの処理能力(検査時間を含む)に合致するよう、継続して向上されなければならない。

一方、半導体デバイスメーカーは急速な歩留り立上げと歩留り損失のリスクを避けるために十分な頻度の自動検査を行うが、それにかかるコストと得られる利益とのバランスを取ることが重要である。欠陥検査装置の投資コストと占有面積、そして処理能力がCoO(Cost of Ownership)に響く主要な要素である。現在の所、このCoOの高さのため多くの半導体デバイスメーカーが僅かな検査装置の配備しかできない状況を生み出している。歩留りの習熟曲線を最大限高めるためには理想的には統計的に最適化したサンプリングアルゴリズムが必要であり、そのためにも検査装置がフルに活用されなければならない。もし将来、検査感度は向上するも

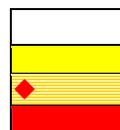
の処理能力が低下したとすると、その装置の CoO は上昇し、半導体デバイスメーカーはさらに僅かなサンプルリングしかできず、結果として歩留り損失と歩留り習熟の速度の低下を招くことになる。

Table YE6 と YE7 そして YE8 に示す検査感度要求値は、テストウェーハあるいは校正用ウェーハ上に塗布したポリスチレンラテックス (PSL) 球に対する検出感度で規定する。しかし、実際には新規の装置はプロセス開発の間に発生する実際の欠陥に対する検出能力で評価されることが多い。このような欠陥は高解像度の顕微鏡光学系を使って検出する。これらの欠陥にはパーティクル、ピット状のパターン傷、表面荒れ、スクラッチが含まれている。また、様々な工程において様々な欠陥タイプが増えてきており、新旧の欠陥検査装置においてこれらの欠陥をどの程度検出できるかその能力を評価するため、標準欠陥ウェーハを開発することが急務となっている。

Table YE6a Defect Inspection on Pattern Wafer Technology Requirements—Near-term Years

Year of Production	2007	2008	2009	2010	2011	2012	2013	2014	2015
DRAM ½ Pitch (nm) (contacted)	65	57	50	45	40	35	32	28	25
Flash ½ Pitch (nm) (un-contacted Poly)(f)	54	45	40	36	32	28	25	22	20
<i>Patterned Wafer Inspection, PSL Spheres * at 90% Capture, Equivalent Sensitivity (nm) [A, B]</i>									
Process R&D at 300 cm ² /hr (0,4 “300 mm wafer”/hr)	27	22.5	20	18	16	14	12.5	11	10
Process R&D at 300 cm ² /hr with 50 % Capture rate [Q]	16.2	13.5	12	10.8	9.6	8.4	7.5	6.6	6
Yield ramp at 1200 cm ² /hr (1,7 “300 mm wafer”/hr)	43.2	36	32	28.8	25.6	22.4	20	17.6	16
Volume production at 3000 cm ² /hr (4,3 “300 mm wafer”/hr)	54	45	40	36	32	28	25	22	20
Speed [wafer/hrs]at volume production (1xDR) on Brighthfield tools [R]	4	4	5	5	5	6	6	6	7
Tool matching (% variation tool to tool) [C]	10	10	5	5	5	5	5	5	5
Defect coordinate precision [µm] note	2.275	1.995	1.75	1.575	1.4	1.225	1.12	0.98	0.875
Defect coordinate precision [µm] note	1.89	1.575	1.4	1.26	1.12	0.98	0.875	0.77	0.7
Wafer edge exclusion (mm)	2	2	2	2	2	2	2	2	2
Cost of ownership (\$/cm ²)	0.08	0.08	0.08	0.08	0.08	0.08	0.08	0.08	0.08
<i>E-beam inspection Inspection: Defects other than Residue, Equivalent Sensitivity in PSL Diameter (nm) at 90% Capture Rate *[D, E]</i>									
Sensitivity for voltage contrast application without speed requirement (nm)	65	57	50	45	40	35	32	28	25
Sensitivity for physical defect detection (nm)	27	22.5	20	18	16	14	12.5	11	10
speed for voltage contrast applications	50	100	100	100	300	300	300	300	500
Speed for physical defect detection	10	50	50	50	50	50	50	100	100
CoO HARI (\$/cm ²)	0.388	0.388	0.388	0.388	0.388	0.388	0.388	0.388	0.388
<i>Backside cleanliness for inspection tools</i>									
Critical Defect Size (µm) for large defects	50	20	20	20	10	10	10	10	10
Backside Particle per Wafer pass (PWP) Budget (defects/m ²) for large defects	<1	<1	<1	<1	<1	<1	<1	<1	<1
Critical Defect Size (nm) for total defects	325	285	250	225	200	175	160	140	125
Backside Particle per Wafer pass (PWP) Budget (defects/m ²) for total defects	3500	2500	2500	2500	2500	2500	2500	2500	2500

Manufacturable solutions exist, and are being optimized
 Manufacturable solutions are known
 Interim solutions are known
 Manufacturable solutions are NOT known



18 歩留まり改善

Table YE6b Defect Inspection on Pattern Wafer Technology Requirements —Long-term Years

Year of Production	2016	2017	2018	2019	2020	2021	2022
DRAM ½ Pitch (nm) (contacted)	22	20	18	16	14	13	11
Flash ½ Pitch (nm) (un-contacted Poly)(f)	18	16	14	13	11	10	9
<i>Patterned Wafer Inspection, PSL Spheres * at 90% Capture, Equivalent Sensitivity (nm) [A, B]</i>							
Process R&D at 300 cm ² /hr (0,4 “300 mm wafer”/hr)	9	8	7	6.5	5.5	5	4.5
Process R&D at 300 cm ² /hr with 50 % Capture rate [Q]	5.4	4.8	4.2	3.9	3.3	3	2.7
Yield ramp at 1200 cm ² /hr (1,7 “300 mm wafer”/hr)	14.4	12.8	11.2	10.4	8.8	8	7.2
Volume production at 3000 cm ² /hr (4,3 “300 mm wafer”/hr)	18	16	14	13	11	10	9
Speed [wafer/hrs]at volume production (1xDR) on Brighfield tools [R]	7	7	7	7	7	7	7
Tool matching (% variation tool to tool) [C]	5	5	5	5	5	5	5
Defect coordinate precision [µm] note	0.77	0.7	0.63	0.56	0.49	0.455	0.385
Defect coordinate precision [µm] note	0.7	0.63	0.56	0.49	0.455	0.35	0.315
Wafer edge exclusion (mm)	2	2	2	2	2	2	2
Cost of ownership (\$/cm ²)	0.08	0.08	0.08	0.08	0.08	0.08	0.08
<i>E-beam inspection Inspection: Defects other than Residue, Equivalent Sensitivity in PSL Diameter (nm) at 90% Capture Rate *[D, E]</i>							
Sensitivity for voltage contrast application without speed requirement (nm)	22	20	18	16	14	13	11
Sensitivity for physical defect detection (nm)	10	9	8	7	6.5	5	4.5
speed for voltage contrast applications	500	500	500	500	500	500	500
Speed for physical defect detection	100	100	100	100	100	100	100
CoO HARI (\$/cm ²)	0.388	0.388	0.388	0.388	0.388	0.388	0.388
<i>Backside cleanliness for inspection tools</i>							
Critical Defect Size (µm) for large defects	10	10	10	10	10	10	10
Backside Particle per Wafer pass (PWP) Budget (defects/m ²) for large defects	<1	<1	<1	<1	<1	<1	<1
Critical Defect Size (nm) for total defects	110	100	100	100	100	100	100
Backside Particle per Wafer pass (PWP) Budget (defects/m ²) for total defects	2500	2500	2500	2500	2500	2500	2500

Manufacturable solutions exist, and are being optimized

Manufacturable solutions are known

Interim solutions are known

Manufacturable solutions are NOT known

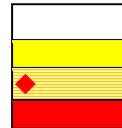


Table YE7a Defect Inspection on Unpatterned Wafers: Macro, and Bevel Inspection Technology Requirements —Near-term Years

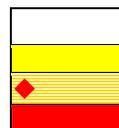
Year of Production	2007	2008	2009	2010	2011	2012	2013	2014	2015
DRAM ½ Pitch (nm) (contacted)	65	57	50	45	40	35	32	28	25
Flash ½ Pitch (nm) (un-contacted Poly)(f)	54	45	40	36	32	28	25	22	20
<i>Patterned Wafer Inspection, PSL Spheres * at 90% Capture, Equivalent Sensitivity (nm) [A, B]</i>									
<i>Unpatterned, PSL Spheres at 90% Capture, Equivalent Sensitivity (nm) [F, G]</i>									
Films (like Poly Si and metal films)	64.8	54	48	43.2	38.4	33.6	30	26.4	24
Bare silicon	28.5	25.5	20	18	16	14	12.5	11	10
Throughput at highest sensitivity for all layers [wfr/hrs]	60	70	70	80	80	90	90	100	100
Wafer backside (defect size, nm) [H]	325	285	250	225	200	175	160	140	125
CoO (\$/cm ²)	0.004	0.004	0.004	0.004	0.004	0.004	0.004	0.004	0.004
Wafer edge exclusion (mm)	2	2	2	2	2	2	2	2	2
<i>Wafer inspection on multilayer product wafer of top and bottom bevel, APEX and 3 mm wafer edge exclusion[U]</i>									
<i>PSL spheres at 90% capture rate, Equivalent sensitivity (nm) [N, O]</i>									
Sensitivity [nm] without speed requirement at 50 % capture rate	325	225	200	180	160	140	125	110	100
Sensitivity[nm] at 100 wafer/hrs	2000	2000	1250	1125	1000	875	800	700	625
Defect classes, ADC [P]	5	5	10	10	10	10	10	10	10
Toolmatching (%variation tool to tool)	10%	10%	10%	10%	10%	5%	5%	5%	5%
CoO [\$ /300 mm wafer]	1	0.9	0.8	0.8	0.8	0.8	0.8	0.8	0.7
<i>Macro Inspection on product wafer, PSL Spheres * at 90% Capture, Equivalent Sensitivity (µm)</i>									
Sensitivity [µm]	5	5	3	3	3	3	2	2	2
speed [w/hrs] at sensitivity	150	150	150	170	170	170	170	200	200
ADC: nr of defect types automated classified	3	3	5	5	10	10	10	10	10
Tool matching (% variation tool to tool) [C]	10	10	10	10	10	10	10	10	10
<i>Backside cleanliness for inspection tools</i>									
Critical Defect Size (µm) for large defects	50	20	20	20	10	10	10	10	10
Backside Particle per Wafer pass (PWP) Budget (defects/m ²) for large defects	<1	<1	<1	<1	<1	<1	<1	<1	<1
Critical Defect Size (nm) for total defects	325	285	250	225	200	175	160	140	125
Backside Particle per Wafer pass (PWP) Budget (defects/m ²) for total defects	3500	2500	2500	2500	2500	2500	2500	2500	2500

Manufacturable solutions exist, and are being optimized

Manufacturable solutions are known

Interim solutions are known

Manufacturable solutions are NOT known



20 歩留まり改善

Table YE7b Defect Inspection on Unpatterned Wafers: Macro and Bevel Inspection Technology Requirements—Long-term Years

Year of Production	2016	2017	2018	2019	2020	2021	2022
DRAM ½ Pitch (nm) (contacted)	22	20	18	16	14	13	11
Flash ½ Pitch (nm) (un-contacted Poly)(f)	18	16	14	13	11	10	9
<i>Patterned Wafer Inspection, PSL Spheres * at 90% Capture, Equivalent Sensitivity (nm) [A, B]</i>							
<i>Unpatterned, PSL Spheres at 90% Capture, Equivalent Sensitivity (nm) [F, G]</i>							
Films (like Poly Si and metal films)	21.6	19.2	16.8	15.6	13.2	12	10.8
Bare silicon	10	9	8	7	6.5	5	4.5
Throughput at highest sensitivity for all layers [wft/hrs]	110	110	120	120	130	130	130
Wafer backside (defect size, nm) [H]	110	100	90	80	70	65	55
CoO (\$/cm ²)	0.004	0.004	0.004	0.004	0.004	0.004	0.004
Wafer edge exclusion (mm)	2	2	2	2	2	2	2
<i>Wafer inspection on multilayer product wafer of top and bottom bevel, APEX and 3 mm wafer edge exclusion[U]</i>							
<i>PSL spheres at 90% capture rate, Equivalent sensitivity (nm) [N, O]</i>							
Sensitivity [nm] without speed requirement at 50 % capture rate	90	80	70	65	55	50	45
Sensitivity[nm] at 100 wafer/hrs	550	500	450	400	350	300	250
Defect classes, ADC [P]	10	10	10	10	10	10	10
Toolmatching (%variation tool to tool)	5%	5%	5%	5%	5%	5%	5%
CoO [\$ /300 mm wafer]	0.7	0.7	0.7	0.7	0.7	0.7	0.7
<i>Macro Inspection on product wafer, PSL Spheres * at 90% Capture, Equivalent Sensitivity (µm)</i>							
Sensitivity [µm]	1	1	1	1	1	1	1
speed [w/hrs] at sensitivity	200	200	200	200	200	200	200
ADC: nr of defect types automated classified	10	10	10	10	10	10	10
Tool matching (% variation tool to tool) [C]	10	10	10	10	10	10	10
<i>Backside cleanliness for inspection tools</i>							
Critical Defect Size (µm) for large defects	10	10	10	10	10	10	10
Backside Particle per Wafer pass (PWP) Budget (defects/m ²) for large defects	<1	<1	<1	<1	<1	<1	<1
Critical Defect Size (nm) for total defects	110	100	100	100	100	100	100
Backside Particle per Wafer pass (PWP) Budget (defects/m ²) for total defects	2500	2500	2500	2500	2500	2500	2500

Manufacturable solutions exist, and are being optimized

Manufacturable solutions are known

Interim solutions are known

Manufacturable solutions are NOT known

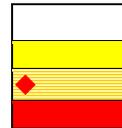


Table YE8a Defect Review and Automated Defect Classification Technology Requirements—Near-term Years

Year of Production	2007	2008	2009	2010	2011	2012	2013	2014	2015
DRAM ½ Pitch (nm) (contacted)	65	57	50	45	40	35	32	28	25
Flash ½ Pitch (nm) (un-contacted Poly)(f)	54	45	40	36	32	28	25	22	20
<i>Defect Review (Patterned Wafer)</i>									
Coordinate accuracy (nm) at resolution [J]	650	570	500	450	400	350	320	280	250
Redetection: minimum defect size (nm) [S]	26	22.8	20	18	16	14	12.8	11.2	10
Number of defect types [L]	10	10	10	10	10	10	10	10	10
Speed (defects/hours) w ADC [T]	720	720	720	720	720	720	720	720	720
Speed w/elemental (defects/hours)	360	360	360	360	360	360	360	360	360
Number of defect types (inline ADC) [M]	10	10	10	10	10	10	10	10	10

Table YE8b Defect Review and Automated Defect Classification Technology Requirements—Long-term Years

Year of Production	2016	2017	2018	2019	2020	2021	2022
DRAM ½ Pitch (nm) (contacted)	22	20	18	16	14	13	11
Flash ½ Pitch (nm) (un-contacted Poly)(f)	18	16	14	13	11	10	9
<i>Defect Review (Patterned Wafer)</i>							
Coordinate accuracy (nm) at resolution [J]	220	200	180	160	140	130	110
Redetection: minimum defect size (nm) [S]	8.8	8	7.2	6.4	5.6	5.2	4.4
Number of defect types [L]	10	10	10	10	10	10	10
Speed (defects/hours) w ADC [T]	720	720	720	720	720	720	720
Speed w/elemental (defects/hours)	360	360	360	360	360	360	360
Number of defect types (inline ADC) [M]	10	10	10	10	10	10	10

Manufacturable solutions exist, and are being optimized

Manufacturable solutions are known

Interim solutions are known

Manufacturable solutions are NOT known

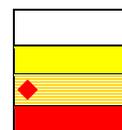


Table YE6, YE7, YE8a と b の注:

[A] パターン付きウェーハの走査速度は、プロセス研究開発モードにおいては少なくとも $300\text{cm}^2/\text{時間}$ 、また、歩留り立上げモードにおいては少なくとも $1200\text{cm}^2/\text{時間}$ 、さらに量産モードにおいては少なくとも $3000\text{cm}^2/\text{時間}$ が要求される。現状技術では、上記 Table 中の感度要求値を達成する手段はない。

[B] パターン付きウェーハの擬似 (nuisance) 欠陥率は、全てのプロセスにおいて 5%以下とすべきである。また虚報欠陥数は、研究開発段階で 5%以下、また歩留り立上げ段階と量産期間はそれぞれ 1%以下とすべきである。擬似欠陥とは、ただ関心の無い種類の欠陥として定義されるのではなく、欠陥としてカウントされ、しかもそれが実際に存在している欠陥である。これらも、おそらくは重要なものであり、今後に研究すべきものである。欠陥分類にたずさわる人は、欠陥の種類と欠陥の重要度合いを決めることに留意すべきである。虚報とは、欠陥として表示されるもののうち、欠陥検査装置のレシピセットアップで使用する欠陥レビュー用の光学系を用いて確認しても、見つからないものとして定義する。

[C] 測定基準の%変動—装置間で整合性の無い欠陥数/基準装置の総欠陥数

手順: 1 号機 (基準機) の虚報が 5 個以下になるよう感度レシピをセットする。このレシピを変更することなく他の号機に転送し 10 回の測定を行う。その時のウェーハ欠陥数は最低 30 個である。

[D] 高アスペクト比 (High Aspect Ratio) は、コンタクト 15:1 で定義される。

22 歩留まり改善

- [E] HARI(高アスペクト比検査)による欠陥は、すでにあらゆるプロセスの段階において致命欠陥となると考えられているが、すべての特徴的なサイズを捕まえるためのコンタクト/ビア比のレベルにて定義される。そのため、すべての生産の段階において最小欠陥感度は、 $1.0 \times$ 技術世代として規定された。物理的に障壁の無いメタル 1 層あるいはそれ以上の層のコンタクト底部領域が検出すべきモデルである。もし、将来、欠陥検査装置がサイズ、形状、あるいは材料の残留物を $0.3 \times$ 技術世代のオーダで定義できる場合、抵抗値変化として知られている経験とさらに十分に適合するであろう。HARI(高アスペクト比検査)装置の走査速度は、プロセス検証と量産タイプにおいて向上してきた。プロセス検証は通常ボルテージコントラストの能力を持った SEM 式の装置(将来は不必要)を参照している。Table に 200mm ウェーハの時間あたりの概算処理枚数を示した。300mm ウェーハの毎時あたりの枚数を得るためには、200mm に対するレート 0.435 を掛ければよい。
- [F] パターン無しウェーハ用欠陥検査装置は、擬似欠陥率および虚報率それぞれ 5%以下の条件において時間あたり 200 枚(300mm ウェーハまたは相当品)の処理能力が要求される。
- [G] ロードマップのフロントエンドプロセスのシリコン基板の章にて規定されたヘイズ(Haze:表面の曇り)や結晶起因のピット欠陥(COP: Crystal Originated Pit)に対する要求に適合しなければならない。
- [H] 感度に対する要求値は、リソグラフィ TWG と合意した値となっている。EUV リソグラフィの動向により改訂する必要がある。裏面の光学レビュー能力に対する要求値となっている。
- [I] 欠陥レビューの解像度は、研究開発向けのパターン付き欠陥検査の要求感度 $\times 0.05$ で定義される。
- [J] 欠陥のサイズにより大きく影響される。
- [K] 前提: 1 週間あたりウェーハ 5000 枚スタート。ウェーハ 1 枚あたりの欠陥は FEOL における洗浄に依存する。レビューを必要とする欠陥の欠陥個数/時間を導く、100%ADC
- [L] 欠陥分類は左記に適合のこと:再現性(Repeatability) 95%、精度(Accuracy) 85%、純度(Purity) 80%
- [M] 欠陥分類は左記に適合のこと:再現性(Repeatability) 95%、精度(Accuracy) 80%、純度(Purity) 80%
- [N] レビュー能力:装置内での光学レビューだけでなく、オフラインでの SEM レビューも必要。
- [O] 標準結果ファイルは SEM レビュー能力のためにも必要である。結果ファイルには、前工程との差分評価も可能な座標や角度の情報、画像情報を含んでいる。
- [P] ADC の最初の三つのクラスは、チップング、大粒径パーティクル、小粒径パーティクルとなる。四つ目の ADC クラスは、blisters とするべきである。
- [Q] 50% 捕集率は 10 回のスキャンにより計算されている。
- [R] 速度はロード、アンロードを含めたフルウェーハに必要な時間で考慮されている。
- [S] 最小捕集率 50%での最小欠陥サイズの再検出
- [T]速度はウェーハ 2 枚/ロットと 50 欠陥/ウェーハでのロード、アンロードを含んだ必要な時間が考慮されている。
- [U]チップの無いエリアと同様にフルおよび部分的に印画されたチップの検査。欠陥サイズを保存することが必要である。

ウェーハ環境汚染制御

ウェーハ環境汚染制御に関する要求は、表 YE9 に示されるように製造原料あるいは環境によって分類される。

ウェーハ環境制御 — ウェーハ環境制御には、ウェーハがクリーンルーム大気に曝されているか、POD や FOUF 中に格納されているかによらず、常にウェーハを取り巻く空間が含まれる。制御すべき雰囲気汚染の一覧表が拡大するにつれ、計測能力も向上しなくてはならない。経済的で、正確、再現性がありリアルタイムのパーティクル以外の汚染を測定できるセンサーの必要性が増している。プロセスの敏感性が増すとともに、ウェーハ輸送や格納環境への不活性環境の使用が拡大する。この不活性環境が最初に必要となるプロセスとして、ゲート酸化前、コンタクト、シリサイド、Cu 配線、レチクル保管環境が上げられる。加えて、不活性環境を使うことにより、真空ロードロック装置への水分の持込を抑制でき、汚染やロードロックの真空引き回数を削減できる。密閉のパージシステムが既にありまた発展している一方、洗浄装置のように不活性雰囲気が必要とされる装置には困難な課題がある。ウェーハ隔離技術が発展するにつれ、キャリアや容器の設計や材料選定がウェーハを環境から隔離する上で、また、汚染そのものを出さないという点で非常に重要になる。加えて、材料と設計はプロセス中のクロス汚染を促進してはいけない。密閉技術、低アウトガスで吸着のない材料の開発が効果的なウェーハやレチクルの隔離配置にとって鍵となる。

気中分子汚染 — クリーンルーム、ウェーハ製造装置、ウェーハケースで使用される構造材料からの脱ガスは、プロセスで使用する化学薬品からの蒸発物と並んで、気中分子汚染(AMC)² 大ソースである。低濃度の気中汚染物(例 一酸化炭素)と同様に、酸素や水蒸気も気中分子汚染対象物質の一部と考えられる。空気中の酸の蒸気によって HEPA フィルターからボロンが出てくる現象や、アミンが DUV 光露光用レジスト解像度に影響を与える現象は、気中分子汚染がウェーハプロセスに影響を与えるよく知られた例である。デバイスサイズが小さくなるほど、気中分子汚染の影響はより深刻になると考えられる。クリーンルームの中で、ppt レベル(体積換算)で AMC を測定できるより良い AMC モニター装置が必要である。SAW デバイスと APIMS は低濃度の AMC 測定に使われてきたが、デバイスが分子サイズに近づくにつれて、低価格で定期的に使えらるモニター法が必要になると思われる(AMC モニタープログラム参照)。数原子層程度の炭化水素膜によってプロセスの制御性が悪くなることもある。特にフロントエンドプロセスではその可能性が高い。建築材料や FOUP の構成材料からの気中分子汚染物の脱ガスに関しては多くの研究がなされ、材料選択のガイドラインとして使われているが、重要な工程に関しては、さらにポッド内の窒素ページの必要性が調査されつつある。すべての工程が気中分子汚染の影響を受けるわけではない。たとえば、将来の露光システムは真空プロセスになる可能性があり、その場合はクリーンルーム雰囲気に関しては新たな分子汚染制御の対象から外れる。新しいプロセスに対する気中分子汚染の影響に関しては、すべてのプロセスインテグレーションの観点から検討する必要がある。重要な不純物の詳細な定義は [AMC 定義](#) に規定されている。

最も重要な用途であるリソグラフィ工程に対して、いくつかの理由から温度と湿度の規格が表 YE9 に導入された。

- 1) 最も厳しい要求値は、環境制御室によって守られているリソグラフィ工程によって決定される。表 YE9 の規格は、それぞれ個々の環境制御室に導入される空気の状態を反映している。ここでは特に最大の時間変動幅が重要であり、その変動は環境制御室で補償されなくてはならない。POP において $\pm 0.03K$ 以下の規格が維持される。
- 2) しかしまた、塗布/現像装置のトラックにおいては、レジストに対する安定した状態を維持するために温度と湿度の規格は保証されなくてはならない。
- 3) 温度変動は、軽微な温度変動でも異なる熱膨張係数のために、ステッパー自体とウェーハステージ、レンズカラム間のずれを生じさせるのでステッパー自体にとっても重要である。ステッパーは温度変動後に安定するまで一週間程度必要とする。
- 4) 別の重要な要求値は、レーザー光(空気の密度は温度と湿度によって変わる)に依存している計測装置と、ずれが重要となる計測によって決定される。

重要な区域の中での異なる場所間の温度と湿度の安定性はそれほど重要ではない。その他の区域においてもまた、温度と湿度の変動はそれほど厳しい制限で制御する必要は無いだろう。なぜなら、表面の自然酸化膜形成や位置合せに影響を与えるからである。会社によっては、温度や湿度の制御とそれに関連する分離を簡単にすると共に、クリーンルームに柔軟性を持たせるために重要領域と非重要領域の仕様を変えないという選択をしているところもある。

これらの仕様は変動する仕様であり、設定値は広い範囲で選ぶことができる。最近の工場間のベンチマークによると、温度は 19.5 から 24°C、相対湿度は 35 から 48% の値を示している。これには異なる決定要因がある。温度の設定値は快適度と気候条件、そしてそれに伴うエネルギー消費に基いて選択される。相対湿度の設定値は低湿度における静電気や高湿度における腐食や自然酸化膜形成を考慮して決定される。AMC フィルターの能力も湿度に依存する。AMC 制御に関する要求値と同様に温度/湿度制御が必要なプロセスに、リソグラフィ用のエキシマレーザーの設置場所がある。特にそれがクリーンルームではなくサブファブに設置されている場合である。

プロセスに影響を与える材料 — Cu メッキ液、CMP スラリー、high/low- κ 絶縁膜や他の薄膜材料の CVD 材料のような新規材料中の不純物規格について理解するために、さらに実験による調査が必要である。何年もの間、パーティクルの大きさという概念は、歩留りに影響を与えるかどうかの判断に用いられてきた。この概念

24 歩留まり改善

は、パーティクルがその物理的な大きさによってだけでなく、化学組成によっても歩留りに影響を及ぼすことから再考されるべきである。それゆえ許容されるパーティクル濃度は、セルサイズのような製品パラメーターにも依存し、従って、FEP の表面処理グループの計算モデルによって導かれる表面パーティクル濃度にも合せられる。

超純水 — 25°Cで 18.2 MΩ-cm の比抵抗を持ち、金属は数 ppt、無機アニオンやアンモニアは 50ppt 以下、TOC や溶解/コロイダルシリカは 1ppb 以下 のものが一般的に超純水と考えられている。パーティクルレベルは現在入手可能な最高レベルの濾過技術を用いることにより低減している。バクテリアは配管等の内表面や少量ではあるが水中に存在しているが、非常に低いレベルに制御されており、1cfu/L 以下である。Table YE9 に提示されている 2007 年のロードマップの値は最先端デバイスを製造する工場で現在使用されていて、ベンチマーク調査によって確認された代表的な超純水の水質の値となっている。2007 年版を超える更に厳しい基準値は、製造プロセスの要求値から改善が必要とされる証拠がある場合のみ提案される。一般的に超純水は半導体製造プロセスの中で使用可能な最もクリーンな流体といえる。それ自体がプロセス歩留りに悪影響を与えるというようなデータはそれほど多くない。よって、超純水のロードマップは比較的变化がないものとなっている。超純水グループでは、ギブス自由エネルギーを使った付着モデルを使用して、様々なプロセス条件の中で、重要な不純物元素がウェーハに付着する可能性を表そうと試みている。[超純水に対する要求に関しては補足書類で議論する。](#)

Table YE9 の超純水においては、いくつかのパラメータを汚染物というよりプロセスの揺らぎと考えている。いくつかのパラメーターについて、ウェーハ環境の安定度が汚染レベルより重要なことは明白である。ある製造メーカは溶存酸素を現在そのように取り扱っているが、他社ではまだそれを汚染物質と考えている。温度や圧力の安定性も引き続き重要であり、特に液浸リソグラフィでは特に温度が重要である。

超純水の汚染に関する品質レベルは、その品質がどこで要求され、どこで測定されるかという視点を忘れてはならない。測定箇所には 供給ポイント(POD)、装置接続ポイント(POE)、ユースポイント(POU)がある。POD とは超純水製造システムの最終処理ステップの直後であり、POE は装置との接続点、POU は装置の内部である。2007 年版ロードマップでは Table YE9 に示すように、超純水の水質は POE で規定している。超純水の水質はこれら 3 点の間で特に POE と POU 間で変化する可能性があり、水質を完全に維持するための特別な注意が必要となる。さらに、正確な分析結果を得るためにサンプリング技術も重要である。超純水の規格を POE から POU に移行すると、サンプリング方法がより難しく、高コストになってくる。大抵のベンチマークのデータは POD や POE で収集され、Table YE9 のパラメータの基となる。POE と POU に関するベンチマークを 2007 年に実施したが、結果の掲載は間に合わなかった。これら結果は 2008 update で考慮する。汚染レベルが POU にまで拡大されてきたが、これは、半導体プロセス装置が最適設計され、適切な SEMI 基準に従って液体の純度を維持しながら運用されているであろうという技術的な判断に基づいている。

オゾン水に関しては、一般的にプロセス装置において適用される希薄薬品プロセスの一種であるとみなして、このロードマップでは取り扱わない。液浸リソグラフィに関しては脱気の可能性と、より厳密な温度制御以外、超純水に対する特別な提起されていない。また、それらはプロセス装置で実施されることになる。

超純水が液体レンズとして使用される液浸リソグラフィプロセスは、温度とレンズのヘイズ(曇り)に極めて敏感である。装置メーカーは有機物が存在するあらゆる可能性を低減しようとしている。超純水中に存在すると知られている、又は存在すると考えられる有機物がレンズにヘイズ発生させるか確かめるための加速試験を実施中である。結果の掲載は間に合わなかったため、2008 update で考慮する。

超純水のリサイクル — 超純水のリサイクル—資源の最適化を促進するために、超純水使用効率の改善が一般的に求められている。システムを通してより多くの超純水をリサイクルするようになり、超純水の品質が維

持されていることを保証するため、処理方法や分析方法を含め、コスト効率の高い技術が必要とされている。適切なりサイクル計画の実行は、利益をもたらすだけでなく、“よりきれいな”給水の流れを使用することにより最終的な水質の改善ができることを示している。更なる情報と要求項目は *ESH* の章に記載されている。

超純水の測定方法 — 超純水中の汚染を監視するための一般的な試験方法は Figure YE1 に示されている。過去数年にわたり ITRS の超純水チームは超純水の品質を決定するために、多くの最新の超純水システムをベンチマークしてきた。2007 年のベンチマークでは、不揮発性蒸発残渣モニターと新鋭サンプリング技術を利用したパーティクル SEM 測定も実施した。この活動により、いくつかの測定方法が超純水中の汚染を定量するのに相応しくないことが明らかになった。次の分析方法は現在の超純水中の汚染レベルに対して感度が無い:比抵抗、TOC、無機アニオン、有機イオンと有機物。有機物の化学形態別分析はこれらの方法に限定されていた。次の方法の感度は現在のところ適切である:生菌、溶存ガス、金属。パーティクルの計測は一般的に最小寸法では十分な感度を有していないが、パーティクルサイズと濃度データを最小寸法まで外挿することで技術的には妥当である。ベンチマークの結果から、このサイズ分布は特に超純水システムと計測技術に特有であることが分かっている。このロードマップを使用する人には、各工場で実験的に異物分布を決定することを薦める。ベンチマークの結果は傾きが-1 から-5 の log-log 分布を示している。[超純水の課題について](#)さらに詳細には補足書類で取り上げる。そこに、[変換ツール](#)についても記載する。

Parameter	Measured (POD/POC)	Test Method
Resistivity	Online	Electric cell
Viable bacteria	Lab	Incubation
TOC	Online	Conductivity/CO ₂
Inorganic anions and NH ₄ ⁺	Lab	Ion chromatography
Organic ions	Lab	Ion chromatography
Other organics	Lab	Various, e.g., ES TOF, ICP-MS
Reactive silica	Online or lab	Colorimetric
Dissolved N ₂	Online	Electric cell
Total silica	Lab	ICP-MS or GFAAS
Particle monitoring	Online	Light scatter
Particle count	Lab	SEM—capture filter at various pore sizes
Cations, anions, metals	Lab	Ion chromatography, ICP-MS
Dissolved O ₂	Online	Electric cell

ES TOF—飛行時間型エレクトロスプレー装置 ICP-MS—誘導結合プラズマ質量分析装置
GFAAS—黒鉛炉原子吸光高度計

Figure YE1 General Test Methodology for Ultrapure Water

超純水と薬液のパーティクル測定 — 問題の定義と目指すもの: 超純水や薬液のパーティクルカウンターの感度の限界は、必要とされる最小パーティクルサイズ(ウェーハ歩留を決定するとされるパーティクルサイズ)の小粒径化に遅れを取ってきている。この考え方は別途議論する必要があるが、パーティクルは物理的寸法によってのみ歩留りに影響するのではなく、その化学的組成がむしろ影響が大きい。例えば点状の鉄汚染を考えるとよい。現在測定可能なものより小さなパーティクルを測定することも重要である。これらナノサイズのパーティクル測定は、光散乱効率が低いことにより困難になっている。パーティクル濃度が低いことや現状のパーティクルモニターの試料容量が少ないことにより、試料間のばらつきが大きくなってしまふ。適正な測定統計学を持ったより高感度なパーティクル測定方法が、清浄度目標を達成するために必要となる。

感度の問題:2007 年時点で、市販の最も高感度なパーティクルカウンターは超純水に対して 0.05 μm、薬液に対して 0.065 μm である。M. Knotter による実験で、小粒径のパーティクルほど付着し易いことが示さ

26 歩留まり改善

れており、小粒径の方がむしろ影響が大きい。これまでの超純水のためのパーティクルカウンター之感度向上は、レーザー出力の増大により行われてきた。薬液のためのパーティクルカウンター之感度向上は実行できるが、この手法を使った超純水のための更なる感度向上は、大幅なコスト増が予想されるためできそうにない。更に、高コストな解決策が生産に値する計測装置を保証するとは限らない。高い初期投資と増加する資産コストがより高感度な装置の実現の可能性に影響を与える。従って、ITRS の目標を満足させるためには、市販の装置の測定感度以下のパーティクル濃度を予想するための数学的な外挿法が活用されなければならない。この外挿法は液体中のパーティクル数とパーティクルサイズとの間に $1/d^3$ の関係があると仮定している。ITRS の最小パーティクルサイズが実際の測定能力から乖離すればするほど、誤差(計算値と真の値の差)の可能性も高くなる。従って、パーティクル数とパーティクルサイズの間を関係を保証するために、より高感度でパーティクルを測定できる手法を開発することは業界にとって今でも重要なことである。これにより、その関係は信頼性を持って使用され続けることができる。

測定の正確性の問題: プロセス条件が変わっていないことを監視するため、統計的プロセス制御がますます使われるようになってきている。液体純度のプロセス変動が液体の絶対的な純度と同様に歩留りにとって重要になっている。従って、測定されたパーティクル濃度の信頼性を保証するための十分な数の事象を検出することが測定方法にとって重要である。報告されたパーティクル数の信頼度を向上させるためには、他に統計的に意味のあるパーティクル測定方法や大容量の試料を測定するパーティクルカウンターの開発が必要である。試料の容量(測定される液体の容量)が 試料の流れる距離中に検出されるパーティクルの計測数を決定する。[パーティクルモニタリングについて詳細は補足書類を参照のこと。](#)

Table YE9 のガス/薬品部分の純度トレンドは基本的に一定であるが、特別なプロセスにおいてはさらに高い純度が要求される場合もある。平均的な汚染レベルを低減するよりも、純度のばらつきを低減することによって歩留り向上が達成されることもある。従って、これらのプロセス原料の製造運搬過程における汚染レベルの統計的プロセス制御の改善が必要である。

ガスと液体化学薬品の概要 — 表 YE9 のガスと化学薬品に対する推奨される汚染の要求値は、ロードマップにおいて更に要求が厳しくなる製造工程としての装置への接続点(POE)におけるガスや液体化学薬品の典型的な品質要求値を示している。多くの用途においては、これらのガスや液体化学薬品の汚染の要求値は具体的なプロセス要求値によって決定されるように、緩和されるだろう。一方で、より低い汚染レベルによって恩恵を受けると主張するメーカーもある。あるプロセスが、原料の純度の範囲で規定された“ウィンドウ”やパージ時間などの他のパラメーターの範囲で規定された“ウィンドウ”の中でうまく実施されると考えれば、実際には課せられた純度要求やプロセススループットにはトレードオフが存在するのは当然である。プロセスを“純度のウィンドウ”の上限まで押し進めるには、かなりの時間的投資と他のパラメーターを最適化するための努力が必要であり、その努力を追及することの経済性は、環境によって変わるだろう。汚染レベルを下げることによって得られる利益は、高純度のプロセスガスや薬液で達成された汚染ばらつき低減のおかげである。この話題については、プロセス用流体の純度を指定するための統計的プロセス制御(SPC)の採用を強く求めていくことに関して更に詳細に扱われる。プロセス環境の汚染源としては、主として三つの原因がある。一つは供給されたプロセス原料に含まれる不純物である。二つめは供給システムやプロセス自身である。三つめは熱分解や水分のようにたまたま存在している汚染との反応による分解である。これらの汚染源は、供給されたガスや薬品からウェーハ表面への経路のいたるところに存在する。表 YE1 はプロセス原料とそれらの供給経路ある装置との様々な接点について記述してある。またそこには、ITRS 内の様々な TWG や SEMI などの組織と各接点との関係を記述している。これは WECC とこれらの組織との関係を明確にするとともに、プロセス経路に沿った様々なポイントの定義に関するあいまいさを排除している。

POP(すなわちプロセスチャンバー自身)における純度の測定により、ガスや薬品の品質とプロセス性能の間の最も直接的な関係を提供してくれるが、この測定は、ウェーハ洗浄槽中のある液体の性質という例外を除いてしばしば非常に困難である。プラズマプロセス中のパーティクル生成やウェーハからの脱ガスといった

例がある。後者は多くのプロセスにおいて水蒸気の最も重要な汚染源となり、プロセスの流体からの水分の寄与を目立たなくさせる。POU で測定することにより、プロセスチャンバーに直接入っていくプロセス溶液の品質の最も直接的な情報を得ることができるが、これも多くの通常のプロセスにおいては不可能である。

これらの困難さのため、表 YE9 の値は表 YE1 に示されるプロセス装置への入り口と定義される POE に相当するようになっている。一般ガスや液体に関しては、多くの用途向けに POE の不純物レベルに関して指針を与える十分なデータがある。しかし、これらの流体に関する測定はしばしば POS、POD あるいは POC で行われている。これらの材料については、比較的反応性に乏しく、大容量で運搬されるので、POE への推定は一般的に妥当性がある。特殊ガスや反応性の流体の場合、そういった推定には細心の注意を要する。なぜなら、供給量が少なくなり、汚染の影響に対する感度が増し、構造材料に関連した供給システム中での劣化や、大気汚染、熱的な劣化が起こりやすくなるからである。これらの要素は通常最適な構成や運転の実行により最小になっている。それゆえに POS の規格やそれほどではないにしても POD や POC の測定が最も有効な指針となり、POE と等しいと解釈される。要約すると、全てのガスと液体に対して POE の純度を推奨したいが、実用的には裏付けとなるデータはしばしば POS、POD や POC で収集されてきた。

目標のレベルは必要不可欠な純度で流体を供給するか、局所的な純化器やろ過器を使うことによって達成される。供給源からのガスの純度を維持するため最低限の注意は払う必要がある。その際、構成部品で生じるパーティクルや水分のアウトガス、不適合な材料から発生する副生成物といった汚染を POS の下流側で発生させてはならない。POU に限りなく近くでガスのパーティクルろ過を行うことが一般的には望ましい。最も重要な用途に対しては、POU で最高の純度高めたりそれを保証するために局所的な純化器が使用される。そういう場合、そのプロセスに相応しい POC のレベルを追求することや、純化器を“保険”とみなすことが一般的に行われる。純化器を最少にすることや純化器の長寿命化が課題である。

特別な純度の課題は以下で議論されるが、一般的に表 YE9 に記載された純度のレベルが、何世代にもわたる半導体生産には適さない、ということを示唆する客観的な証拠はほとんど無い。歩留り向上は、純度の変動を抑制することで達成できると期待されている。購入材料の統計的プロセス制御(SPC)は、POS での変動を抑えるだろう。POS と POU における純度の不一致は下流側の変動要因のために無くならないだろう。つまり供給システムにおける流体が減少した時には、脱ガスによる水分汚染が増加する傾向にある。これらの変動を排除するためには、適切なポイントでの純化(つまり POU での純化(POUP))が必要となる。

主要な一般ガスが表 YE9 に分けて掲載されている。2007 年版ロードマップでは 45nm 以降の不純物要求値の増加を示した。この種の改善はデザインルールが厳しくなるという歴史的な傾向に基けば予想されたことであろう。しかし、一般ガス全体にわたる改善に対する必要性を支持する客観的な証拠もまたほとんど無い。大きな半導体製造団体の多くの非公式な見解では、一般ガスの大多数に対する現在の純度要求値を越える増加は、45nm 以降のデザインルールでの生産に対応するための必要性は無いことを示唆している。極端な高純度が重要となる非常に特別な用途に対しては、特別な純度等級品や追加の純化が必要とされる。上記に例示したように、下流における POUP も POS ガスの変動を取り除く追加手段として利用される。その結果、表 YE9 は 2005 年版から将来生産されるノードのために計画された段階的な改善の多くを削除するための修正をされてきているが、変更を正当化する特別な情報が確認できるものについては除いてある。特殊ガスについても、多くの用途分類が具体的なプロセス、すなわちエッチング、成膜、ドーピング、レーザー用途等のプロセスに対する要求をはっきりさせるために追加されているが、状況は同じである。一般ガスと同様に、純度向上に対する客観的な正当性が確認されない限り、表 YE9 の値は現状レベルのままとした。現状の表 YE9 のガスの値に対する変更は少ないが、将来の設計ルールに対応するために必要となる非常に多くの新規材料の導入やプロセスの革新、すなわち原子層成膜には近接モニタリングが必要となる。*一般及び特殊ガスに関する詳細はガス補足資料に示されている。*

2005 年版ロードマップではプロセスガスや液体の統計的プロセス制御がますます必要となることを確認した。多くの会社が材料の変動に対する統計的制御に関する仕様を持った材料を要求し始めた。しかし、業界内で受け入れられた SPC 工程に関する標準は無い。現在、最終ユーザーと供給メーカーの団体の代表者

28 歩留まり改善

で構成された SEMI 後援の特別委員会があり、ガスや液体の“制御下にある”仕様を定義するための共通の指標を作成している。

“制御下にある”プロセス流体を供給するという保証があると、製造工程全般にわたる変動を最小限にすることにより、あるいは名目上標準的な仕様を満たしている材料品質の大幅な変動に起因するプロセスの破綻の可能性を単純に削減することにより、歩留り向上が期待できる。

多くの半導体製造の大企業が一般ガスや特殊ガスの購入のための統計的プロセス制御の要求を実現させているという非公式の調査結果は、既に SPC が生産に使われる材料の多くに利用されているか、近い将来に利用されることになる、ということを示している。しかし、“制御下”の根底をなす基準は実質的には変化する。調査回答は、お客の期待は POS での材料の準備のためのプロセス制御の利用が、彼らの半導体製造工程の安定性を改善し、高歩留り生産にとって重要であるということを示唆している。最初は、半導体プロセスの変動を引き起こす可能性が一番大きい、新しくそして現在も生産されているメモリやマイクロプロセッサに使用される特殊ガス、すなわち無水塩化水素酸に焦点を当て実施されるだろう。

液体化学薬品 — 表 YE9 にプロセス装置に供給される化学薬品に対する純度要求値を纏めてある。拡散前洗浄の要求値が最もアグレッシブな不純物レベルとなっている。液中パーティクルレベルの目標は各技術世代でより純度が高くなること示されている。これらの目標値は、液中とウェーハ上のパーティクル濃度が直線関係にあると仮定して FEP 表面処理グループが計算した、ウェーハ上の純度要求値から導かれている。現在、液体化学薬品中では、パーティクルカウンターの検出感度は 65nm に過ぎない。パーティクルサイズ分布を仮定することにより、より小さいパーティクルサイズまでパーティクル濃度を推測することができる。しかし、これは使用されるろ過器のレベルで影響を受ける。様々の薬品に対するもう一つの計測課題は、現在のところ不可能であるパーティクルと泡の区別である。

薬品中の有機物やアニオン、カチオン汚染を正確に分析する能力が、ウェーハプロセスを成功させるために重要になってきている。補足資料には **イオン一覧表**と**混合の計算**が示されており、どの薬品にどのイオンが重要であり、どの薬品の中でそれらが実質的に検出される可能性があるのかを示してある。CMP やめっき用化学薬品の使用量が増加するとともに、供給される化学薬品に対する純度要求値の理解を深める必要がある。表 YE9 には少数の CVD/ALD プリカーサーに関する情報しか載せていない。層の種類とそれぞれに対する汚染物質は莫大である。従って、新規物質の表をオンライン用補足資料として掲載した。**プリカーサーの表**は、どのプリカーサーが異なる技術世代で可能性のある候補となるのか、そして予期される汚染の性質に関する情報を提供している。主たる課題は、一世代二世代しか使われない新規プリカーサーを導入する重要工程に対する歩留り習熟を加速させるための開発である。

一般ガス/特殊ガス — 一般ガスの純度に対する要求値に関しては数箇所の変更しかない。リソグラフィー工程で使用される窒素やヘリウム中の有機系難揮発性化合物の 0.1ppb 以下の計測における検出能力が課題となっている。ロードマップでは、現状の解析手法の検出下限であるため、この領域は 2007 年から 2010 年までオレンジ色で示されている。

加えて、不純物としてアルゴンを制御する必要性を記述するために変更が行われている。窒素の仕様は変更され、重大な不純物としてのアルゴンを削除している。しかし、それは酸素の仕様には残されている。それでも、2005 年版での 50ppbv というアルゴンの限界値は、1000ppbv まで緩和された。酸素の要求値は、プラズマエッチングプロセスに影響を及ぼす可能性のある制御されていないアルゴン不純物から引き続き決定される。ただし、エッチングに使用される酸素に対するアルゴンの標準的な仕様は、1000ppbv 以下のレベルという点で一致している。

最先端のリソグラフィーのようなプロセスでは、極微量の高分子量/高沸点(C₆-C₃₀)の炭化水素が有害である。それに曝された表面にどんどん吸着し、レンズやマスク、鏡などの上に不揮発性の残渣を残すという光化学的劣化を起こす。しかし、たとえリテンションタイムが C₆ 以下の有機物であっても、それらが難揮発性堆積物になるのであれば有害と考えられる。同じ理由で、シロキサンや有機リン酸エステルも、非常に少量でも有害

になる可能性を持っている。それらを最高感度で検出するためには、当該種を直接検出すること、そして適切な標準試料を使って分析器を校正することが必要である。使用される方法は、AMC のための方法と類似しており、TD-GCMS や TD-GC/FID、IMS などである。これらの手法を使っても、カラム中に残留したり、非常に広いピークとして現れてくる傾向のある、高分子量の炭化水素や極性を持った分子を正確に検出できない場合がある。吸着トラップを使用する方法では、トラップ効率を測定することが重要である。個別の炭化水素をリアルタイムで測定するために APIMS を使うことは原理的には可能であるが、大きな炭化水素はイオン化過程で衝突により解離してしまうため校正が困難である。

賛同を得られる妥協案は、TD-GS/MS を使い炭素数 6 以上の全てのピークを足し合わせることである。測定器は通常多成分の標準試料で構成され、ヘキサデカン換算で報告される。この方法で与えられる定量性は概算であり、何種類かの分子は見落とされるが、簡便な校正を提供しつつ、少なくとも高分子炭化水素に重点をおくことができる。

酸素と水素は一般的に窒素濃度に関しては他の汚染よりも高いレベルを許容でき、表にはこの結果が反映されている。CDA やリソグラフィーのパージガス、超臨界 CO₂ 供給に対する要求値も含まれている。CDA は必ずしも都合良く安価に手に入る訳ではないが、その製造には技術的な障壁は無い。分析方法は通常クリーンルーム大気中の AMC の分析と同様であり、金属や硫酸塩、アミンなどについては超純水中にバブリングする方法、有機物に関しては吸着トラップを使う方法である。おのおの場合で、試料が分析装置(水溶液サンプルは ICP-MS またはイオンクロマトグラフィー、有機物の脱離は GC-MS)に導入される時に必要な感度が得られるように、サンプラーは不純物を濃縮する。この方法は本来時間を要するものであり、もし可能であるならば直接分析する方法が望ましい。しかし、リアルタイム分析に対する明らかに差し迫った必要性は今のところ無い。SO₂ 分析には UV 蛍光分析という便利なオンライン手法がある。

特殊ガスに関して表 YE9 では、エッチャントやドーパント、デポジション用ガス中の汚染の値が拡張されてきた。それは、使用される材料の数が増加することを反映させ、それらが使用されるプロセスについてきちんと記述するためである。パーティクル濃度の値は、通常オンラインのモニターが行われていないことや POU のパーティクルフィルタの有効性が十分に確認されているため、表から除かれている。低温のエピ成長やそのためのクリーニングガスというような非常に要求の高い用途では、デポジション温度が低温化すると共に純度の改善により利益を得つつけられるという証拠はあるが、そのレベルを実質的に改善するよりもむしろ、標準的な純度のものを幅広く使っていくということも考えるべきである。一般ガスと特殊ガス両方に対して、純度の絶対値を改善するよりも、純度の変動をより厳しく制御することの方が重要になると予想される。

しかし、化学的に活性な特殊ガスが増えると、POS の純度を POP への供給系統全域にわたって維持するという非常に厄介な課題が持ち上がる。塩化水素のような選ばれた特殊ガスは POS における統計的プロセス制御のための最初の対象の一つとなるだろう。

このことから、完全な汚染の除去よりも、ガス製造工程において汚染の統計的プロセス制御を行う要求が高まるであろう。

新規材料 — プロセスで使用される新規材料の数はますます増加しており、その不純物に関する詳細な考察は非常に重要になってくるだろう。貴金属酸化膜、CMP スラリー、低/高誘電体材料、CVD 新規物質原料、電解メッキ溶液、Cu、Ta といったバリア膜や導電膜というような重要な材料に対する要求不純物レベルは幅広く研究されていない。そしてこれらの材料の多くは表 YE9 には掲載されていない。半導体プロセスで 사용되는薄膜用プリカーサーの特性を列挙し明らかにしようとした初期の試みは、この章の補足資料に示されている。

薄膜成膜用プリカーサーは水分や空気、高温に非常に敏感である。POS からチャンバーまでの供給プロセスにわたる制御は高歩留まり達成にとって重要である。これらのシステムにおいて、分解による有害な分子やパーティクル状不純物の発生を抑制するために、非常に高純度な輸送ガスやパージガスの使用がしばしば要求される。伝統的に純化器は、一般ガスの供給システムにおいて、供給ガスに含まれるパーティクルや、

30 歩留まり改善

酸素、水分のような均一な化学的汚染を除去するために使用されてきた。しかし、POU における純化器が開発され市販されると、特に非常に決定的に重要な汚染制御レベルが必要なプロセスステップに要求される特殊ガスのための POU 純化器を利用したいというユーザーが出てくる。これらの POU 純化器は化学汚染を非常に高効率で極低レベル(~ppt)まで除去することができ、低所有コストで使いやすく、交換も簡単である。これらの POU 純化器はプロセスチャンバー入り口の極近傍に設置できるので、化学的に純化したりろ過したプロセスガスに対して最小限の輸送経路と最小限の汚染を保証する。

これらの材料が、技術の要求を満たす不純物規格で製造されていることを保証するために、新たな測定技術や与える影響の研究が必要である。現在考えられている薄膜新規物質の種類の詳細は表 YE9 の液体薬液の項目と[プリカーサー補足一覧表](#)に記載されている。

Table YE9a Technology Requirements for Wafer Environmental Contamination Control—Near-term Years

Year of Production	2007	2008	2009	2010	2011	2012	2013	2014	2015
Flash ½ Pitch (nm) (un-contacted Poly)(f)	54	45	40	36	32	28	25	23	20
DRAM ½ Pitch (nm) (contacted)	65	57	50	45	40	36	32	28	25
MPU/ASIC Metal 1 (M1) ½ Pitch (nm)	68	59	52	45	40	36	32	28	25
MPU Printed Gate Length (nm)	42	38	34	30	27	24	21	19	17
MPU Physical Gate Length (nm)	25	23	20	18	16	14	13	11	10
<i>Wafer Environment Control such as Cleanroom, SMIF POD, FOUF, etc....not necessarily the cleanroom itself but wafer environment.</i>									
Number of particles (/m ³) [1] [2]	ISO CL 2	ISO CL 2	ISO CL 2	ISO CL 1					
<i>Airborne Molecular Contaminants in Gas Phase (pptV V for Volume) [3, 7, 12, 13, 14, 15, 33].</i>									
<i>Lithography (cleanroom ambient) [23]</i>									
Total Inorganic Acids	5000	5000	5000	5000	5000	5000	5000	5000	5000
Total Organic Acids [30]	TBD								
Total bases	50,000	50,000	50,000	50,000	50,000	50,000	50,000	50,000	50,000
Condensable organics (w/ GCMS retention times ≥ benzene, calibrated to hexadecane) [31]	26000	26000	26000	26000	26000	26000	26000	26000	26000
Refractory compounds (organics containing S, P, Si)	100	100	100	100	100	100	100	100	100
SMC (surface molecular condensable) refractory compounds on wafers, ng/cm ² /day [12]	2	2	2	2	2	2	2	2	2
<i>Gate/Furnace area wafer environment (cleanroom/POD/FOUF ambient)</i>									
Total metals [8]	1	1	1	0.5	0.5	0.5	0.5	0.5	0.5
Dopants [4] (front end of line only)	10	10	10	10	10	10	10	10	10
SMC (surface molecular condensable) organics on wafers, ng/cm ² /day [12]	2	2	2	0.5	0.5	0.5	0.5	0.5	0.5
<i>Salicidation Wafer Environment (Cleanroom/POD/FOUF ambient)</i>									
Total Inorganic Acids	100	100	100	10	10	10	10	10	10
Total Organic Acids [30]	TBD								
<i>Exposed Copper Wafer Environment (Cleanroom/POD/FOUF ambient)</i>									
Total Inorganic Acids	500	500	500	500	500	500	500	500	500
Total Organic Acids [30]	TBD								
Total other corrosive species [32]	1000	1000	1000	1000	1000	1000	1000	1000	1000
H ₂ S	1000	1000	1000	1000	1000	1000	1000	1000	1000
Total sulphur compounds	10000	10000	10000	10000	10000	10000	10000	10000	10000
<i>Exposed Aluminum Wafer Environment (Cleanroom/POD/FOUF ambient)</i>									
Total Inorganic Acids	500	500	500	500	500	500	500	500	500
Total Organic Acids [30]	TBD								
Total other corrosive species [32]	1000	1000	1000	1000	1000	1000	1000	1000	1000
<i>Reticle Exposure (Cleanroom/POD/Box ambient)</i>									
Total Inorganic Acids	500	500	500	TBD	TBD	TBD	TBD	TBD	TBD
Total Organic Acids [30]	TBD								
Total Bases	2500	2500	2500	TBD	TBD	TBD	TBD	TBD	TBD
SMC (surface molecular condensable) organics on wafers, ng/cm ² /week [12]	2	2	2	0.5	0.5	0.5	0.5	0.5	0.5
<i>Critical areas (Litho, Metrology)</i>									
Temperature range in ±K at POE [37]	1.0	1.0	1.0	1.0	1.0	1.0	1.0	1.0	1.0
Maximum short term temperature variation at POE in ±K/5 min [37]	1.0	1.0	1.0	1.0	1.0	1.0	1.0	1.0	1.0

32 歩留まり改善

Table YE9a Technology Requirements for Wafer Environmental Contamination Control—Near-term Years

Year of Production	2007	2008	2009	2010	2011	2012	2013	2014	2015
Flash ½ Pitch (nm) (un-contacted Poly)(f)	54	45	40	36	32	28	25	23	20
DRAM ½ Pitch (nm) (contacted)	65	57	50	45	40	36	32	28	25
MPU/ASIC Metal 1 (M1) ½ Pitch (nm)	68	59	52	45	40	36	32	28	25
MPU Printed Gate Length (nm)	42	38	34	30	27	24	21	19	17
MPU Physical Gate Length (nm)	25	23	20	18	16	14	13	11	10
Maximum long term temperature variation in ±K/hour at POE [37]	1.0	1.0	1.0	1.0	1.0	1.0	1.0	1.0	1.0
Humidity range in ± % r.H. at POE [37]	3	3	3	3	3	3	3	3	3
Maximum short term humidity variation in ±r.H./5 min at POE [37]	2	2	2	2	2	2	2	2	2
<i>Non-critical areas (others than Litho, Metrology)</i>									
Temperature range on ±K at POE [37]	2.0	2.0	2.0	2.0	2.0	2.0	2.0	2.0	2.0
Humidity range in ± % r.H. at POE [37]	5	5	5	5	5	5	5	5	5
<i>Process Critical Materials [5, 7]</i>									
<i>Ultrapure Water [29]</i>									
Resistivity at 25°C (MOhm-cm)	18.2	18.2	18.2	18.2	18.2	18.2	18.2	18.2	18.2
Total oxidizable carbon (ppb) [22]	<1	<1	<1	<1	<1	<1	<1	<1	<1
Bacteria (CFU/liter) [38]	<1	<1	<1	<1	<1	<1	<1	<1	<1
Total silica (ppb) as SiO ₂ [18]	<0.5	<0.5	<0.5	<0.5	<0.3	<0.3	<0.3	<0.3	<0.3
Number of particles > 0.05 μm (/ml) [26]	< 0.9	< 0.9	< 0.3	< 0.3	< 0.3	< 0.2	< 0.2	< 0.2	< 0.1
Dissolved oxygen (ppb) (contaminant based) [16] POE	<10	<10	<10	<10	<10	<10	<10	<10	<10
Dissolved nitrogen (ppm) [10]	8–12	8–18	8–18	8–18	8–18	8–18	8–18	8–18	8–18
Critical metals (ppt, each) [6]	<1.0	<1.0	<1.0	<1.0	<1.0	<1.0	<1.0	<1.0	<1.0
Other critical ions (ppt each) [24]	<50	<50	<50	<50	<50	<50	<50	<50	<50
Temperature stability (K)	± 1	± 1	± 1	± 1	± 1	± 1	± 1	± 1	± 1
Temperature gradient in K/10 minutes [22] for immersion photolithography	<0.1	<0.1	<0.1	<0.1	<0.1	<0.1	<0.1	<0.1	<0.1
<i>Liquid Chemicals</i>									
49% HF: number of particles/ml >0.065μm [1] [11]	< 10	< 4	< 4	< 4	< 3	< 3	< 3	< 1	< 1
37% HCl: number of particles/ml >0.065μm [1] [11]	< 10	< 4	< 4	< 4	< 3	< 3	< 3	< 1	< 1
30% H ₂ O ₂ : number of particles/ml >0.065μm [1] [11]	< 1000	< 400	< 400	< 400	< 300	< 300	< 300	< 100	< 100
29% NH ₄ OH: number of particles/ml >0.065μm [1] [11]	< 1000	< 400	< 400	< 400	< 300	< 300	< 300	< 100	< 100
100% IPA: number of particles/ml >0.065μm [1] [11]	< 1000	< 400	< 400	< 400	< 300	< 300	< 300	< 100	< 100
49% HF: Na, K, Fe, Ni, Cu, Cr, Co, Ca, (Ag, Au, Pd, Pt, Ru) (ppt, each) [21]	150	150	150	150	150	150	150	150	150
49% HF: Cl (ppt)	10000	10000	10000	10000	10000	10000	10000	10000	10000
30% H ₂ O ₂ : Al, Na, K, Fe, Ni, Cu, Cr, Co, Ca, (Ag, Au, Ba, Cd, Mg, Mn, Mo, Pb, Pd, Pt, Ru, Sn, Ti, V, W, Zn) (ppt, each) [21]	150	150	150	150	150	150	150	150	150
30% H ₂ O ₂ : SiO ₂ (ppt) [27]	5000	5000	5000	5000	5000	5000	5000	5000	5000
29% NH ₄ OH: Al, Na, K, Fe, Ni, Cu, Cr, Co, Ca, (Au, Ba, Cd, Mg, Mn, Mo, Pb, Pd, Pt, Ru, Sn, Ti, V, W, Zn) (ppt, each) [21]	150	150	150	150	150	150	150	150	150
100% IPA: Na, K, Fe, Ni, Cu, Cr, Co, Ca (ppt, each) [28]	150	150	150	150	150	150	150	150	150
100% IPA: Cl (ppt) [28]	100000	100000	100000	100000	100000	100000	100000	100000	100000

Table YE9a Technology Requirements for Wafer Environmental Contamination Control—Near-term Years

Year of Production	2007	2008	2009	2010	2011	2012	2013	2014	2015
Flash ½ Pitch (nm) (un-contacted Poly)(f)	54	45	40	36	32	28	25	23	20
DRAM ½ Pitch (nm) (contacted)	65	57	50	45	40	36	32	28	25
MPU/ASIC Metal 1 (M1) ½ Pitch (nm)	68	59	52	45	40	36	32	28	25
MPU Printed Gate Length (nm)	42	38	34	30	27	24	21	19	17
MPU Physical Gate Length (nm)	25	23	20	18	16	14	13	11	10
100% IPA: Br (ppt) [28]	100000	100000	100000	100000	100000	100000	100000	100000	100000
100% IPA: F (ppt) [28]	100000	100000	100000	100000	100000	100000	100000	100000	100000
49% HF: All other metals not listed in row above (ppt, each) [20]	500	500	500	500	500	500	500	500	500
30% H ₂ O ₂ : All other metals not listed in row above (ppt, each) [21]	500	500	500	500	500	500	500	500	500
29% NH ₄ OH: all other metals not listed in row above (ppt, each) [21]	500	500	500	500	500	500	500	500	500
100% IPA: all other metals not listed in row above (ppt, each) [21]	500	500	500	500	500	500	500	500	500
30% H ₂ O ₂ : total oxidizable carbon (ppb)	TBD								
100% IPA – Specific organic acids: formate, acetate, citrate, propionate, oxalate (ppt, each)	TBD								
IPA: High molecular weight organics (ppb)	TBD								
30% H ₂ O ₂ : resin byproducts (ppb)	TBD								
37% HCl: K, Ni, Cu, Cr, Co, (ppt, each)	1000	1000	1000	1000	1000	1000	1000	1000	1000
96% H ₂ SO ₄ : K, Ni, Cu, Cr, Co, (ppt, each)	1000	1000	1000	1000	1000	1000	1000	1000	1000
37% HCl: all other metals not listed in row above (ppt, each) [20]	10000	10000	10000	10000	10000	10000	10000	10000	10000
96% H ₂ SO ₄ : all other metals not listed in row above (ppt, each) [20]	10000	10000	10000	10000	10000	10000	10000	10000	10000
BEOL solvents, strippers K, Li, Na, (ppt, each)	10000	10000	10000	10000	10000	10000	10000	10000	10000
CMP slurries: scratching particles (/ml > key particle size) [9] [17]	TBD								
Post-CMP clean chemicals: particles > critical size (/ml) [1] [9] [17]	TBD								
Post-CMP clean chemicals: elements TBD (ppt, each) [17]	TBD								
Plating chemicals: particles > critical size (/ml) [1] [9] [17]	TBD								
<i>ILD CVD Precursors (e.g., Trimethylsilane, Tetramethylsilane) [25]</i>									
Metals except B, Au, Ag (ppb, each)	<5	<5	<5	<5	<5	<5	<5	<5	<5
B, Au, Ag (ppb, each)	<10	<10	<10	<10	<10	<10	<10	<10	<10
H ₂ O (ppm)	<1	<1	<1	<1	<1	<1	<1	<1	<1
CO, CO ₂ (ppm)	< 0.5	< 0.5	< 0.5	< 0.5	< 0.5	< 0.5	< 0.5	< 0.5	< 0.5
Non-methane hydrocarbons C ₂ -C ₄ (ppm)	< 4	< 4	< 4	< 4	< 4	< 4	< 4	< 4	< 4
Nitrogen (ppm)	< 2	< 2	< 2	< 2	< 2	< 2	< 2	< 2	< 2
Ar+O ₂ (ppm)	< 0.5	< 0.5	< 0.5	< 0.5	< 0.5	< 0.5	< 0.5	< 0.5	< 0.5
Chloride (ppm)	<1	<1	<1	<1	<1	<1	<1	<1	<1
<i>CVD Precursors (e.g., Trimethylaluminum) [25]</i>									
Metals each element (ppb)	<150	<150	<150	<150	<150	<150	<150	<150	<150
O ₂ (ppm)	<10	<10	<10	<10	<10	<10	<10	<10	<10
Silicon (ppm)	<1	<1	<1	<1	<1	<1	<1	<1	<1

34 歩留まり改善

Table YE9a Technology Requirements for Wafer Environmental Contamination Control—Near-term Years

Year of Production	2007	2008	2009	2010	2011	2012	2013	2014	2015
Flash ½ Pitch (nm) (un-contacted Poly)(f)	54	45	40	36	32	28	25	23	20
DRAM ½ Pitch (nm) (contacted)	65	57	50	45	40	36	32	28	25
MPU/ASIC Metal 1 (M1) ½ Pitch (nm)	68	59	52	45	40	36	32	28	25
MPU Printed Gate Length (nm)	42	38	34	30	27	24	21	19	17
MPU Physical Gate Length (nm)	25	23	20	18	16	14	13	11	10
Hydrocarbons (ppm)	<5	<5	<5	<5	<5	<5	<5	<5	<5
<i>Bulk Gases (Contaminants, ppbv) [5]</i>									
N ₂ (O ₂ , H ₂ , H ₂ O, CO, CO ₂ , THC) [34]	<5	<5	<5	<5	<5	<5	<5	<5	<5
O ₂ (N ₂)	<50	<50	<50	<50	<50	<50	<50	<50	<50
O ₂ (Ar)	<1000	<1000	<1000	<1000	<1000	<1000	<1000	<1000	<1000
O ₂ (H ₂ , H ₂ O, CO, CO ₂ , THC)	<10	<10	<10	<10	<10	<10	<10	<10	<10
Ar (N ₂ , O ₂ , H ₂ , H ₂ O, CO, CO ₂ , THC) [34]	<5	<5	<5	<5	<5	<5	<5	<5	<5
H ₂ (N ₂)	<50	<50	<50	<50	<50	<50	<50	<50	<50
H ₂ (O ₂ , H ₂ O, CO, CO ₂ , THC)	<10	<10	<10	<10	<10	<10	<10	<10	<10
He (N ₂ , O ₂ , H ₂ , H ₂ O, CO, CO ₂ , THC)	<10	<10	<10	<10	<10	<10	<10	<10	<10
CO ₂ (N ₂ , CO, H ₂ O, O ₂ , THC) [35]	<1000	<1000	<1000	<1000	<1000	<1000	<1000	<1000	<1000
<i>Lithography Purge Gases</i>									
Critical clean dry air (H ₂ O)	<1000	<1000	<1000	<1000	<1000	<1000	<1000	<1000	<1000
Critical clean dry air (H ₂ , CO)	<2000	<2000	<2000	<2000	<2000	<2000	<2000	<2000	<2000
Critical clean dry air (organics (molecular weight > benzene) normalized to hexadecane equivalent) (ppb)	< 3	< 3	< 3	< 3	< 3	< 3	< 3	< 3	< 3
Critical clean dry air (total base as NH ₃) (ppb)	< 1	< 1	< 1	< 1	< 1	< 1	< 1	< 1	< 1
Critical clean dry air (NH ₃ (as NH ₃)) (ppb)	< 0.1	< 0.1	< 0.1	< 0.1	< 0.1	< 0.1	< 0.1	< 0.1	< 0.1
Critical clean dry air (total acid including SO ₂ (as SO ₄)) (ppb)	< 0.1	< 0.1	< 0.1	< 0.1	< 0.1	< 0.1	< 0.1	< 0.1	< 0.1
Critical clean dry air (SO ₄ (as SO ₄)) (ppb)	< 0.03	< 0.03	< 0.03	< 0.03	< 0.03	< 0.03	< 0.03	< 0.03	< 0.03
Critical clean dry air (Each refractory compound (Organics containing S, P, Si)	< 0.1	< 0.1	< 0.1	< 0.1	< 0.1	< 0.1	< 0.1	< 0.1	< 0.1
Lithography nitrogen tool/maintenance purging gas supply (H ₂ O, O ₂ , CO ₂) (ppb)	<500	<500	<500	<500	<500	<500	<500	<500	<500
Lithography nitrogen tool/maintenance purging gas supply (CO) (ppb)	<2000	<2000	<2000	<2000	<2000	<2000	<2000	<2000	<2000
Lithography nitrogen tool/maintenance purging gas supply (H ₂) (ppb)	<2000	<2000	<2000	<2000	<2000	<2000	<2000	<2000	<2000
Lithography nitrogen tool/maintenance purging gas supply (organics (molecular weight > benzene) normalized to hexadecane equivalent) (ppb)	< 3	< 3	< 3	< 3	< 3	< 3	< 3	< 3	< 3
Lithography nitrogen tool/maintenance purging gas supply (total base (as NH ₃)) (ppb)	< 0.15	< 0.15	< 0.15	< 0.15	< 0.15	< 0.15	< 0.15	< 0.15	< 0.15
Lithography nitrogen tool/maintenance purging gas supply (total acid (as SO ₄ including SO ₂) (ppb)	< 0.025	< 0.025	< 0.025	< 0.025	< 0.025	< 0.025	< 0.025	< 0.025	< 0.025
Lithography nitrogen tool/maintenance purging gas supply (refractory compounds (organics containing S, P, Si, etc.) normalized to hexadecane equivalent) (ppb)	<0.1	<0.1	<0.1	<0.1	<0.1	<0.1	<0.1	<0.1	<0.1

Table YE9a Technology Requirements for Wafer Environmental Contamination Control—Near-term Years

Year of Production	2007	2008	2009	2010	2011	2012	2013	2014	2015
Flash ½ Pitch (nm) (un-contacted Poly)(f)	54	45	40	36	32	28	25	23	20
DRAM ½ Pitch (nm) (contacted)	65	57	50	45	40	36	32	28	25
MPU/ASIC Metal 1 (M1) ½ Pitch (nm)	68	59	52	45	40	36	32	28	25
MPU Printed Gate Length (nm)	42	38	34	30	27	24	21	19	17
MPU Physical Gate Length (nm)	25	23	20	18	16	14	13	11	10
Lithography helium tool/maintenance purging gas supply (H ₂ O) (ppb)	<3500	<3500	<3500	<3500	<3500	<3500	<3500	<3500	<3500
Lithography helium tool/maintenance purging gas supply (O ₂ , CO ₂) (ppb)	<4000	<4000	<4000	<4000	<4000	<4000	<4000	<4000	<4000
Lithography helium tool/maintenance purging gas supply (CO, H ₂) (ppb)	<10000	<10000	<10000	<10000	<10000	<10000	<10000	<10000	<10000
Lithography helium tool/maintenance purging gas supply (organics(molecular weight > benzene) normalized to hexadecane equivalent) (ppb)	< 3	< 3	< 3	< 3	< 3	< 3	< 3	< 3	< 3
Lithography helium tool/maintenance purging gas supply (total base (as NH ₃)) (ppb)	< 0.15	< 0.15	< 0.15	< 0.15	< 0.15	< 0.15	< 0.15	< 0.15	< 0.15
Lithography helium tool/maintenance purging gas supply (total acid including SO ₂ (as SO ₄)) (ppb)	< 0.025	< 0.025	< 0.025	< 0.025	< 0.025	< 0.025	< 0.025	< 0.025	< 0.025
Lithography helium tool/maintenance purging gas supply (refractory compounds (organics containing S, P, Si, etc.) normalized to hexadecane equivalent) (ppb)	<0.1	<0.1	<0.1	<0.1	<0.1	<0.1	<0.1	<0.1	<0.1
Number of particles > critical size (/M ³) [1]	<100	<100	<100	<100	<100	<100	<100	<100	<100
<i>Specialty Gases</i>									
<i>Etchants (Corrosive, e.g., BCl₃, Cl₂, HBr)</i>									
O ₂ , H ₂ O (ppbv)	< 500	< 500	< 500	< 500	< 500	< 500	< 500	< 500	< 500
Critical specified metals/total metals (ppbw) [19]	<10/1000	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000
<i>Etchants (Non-corrosive, e.g., C₅F₈, C₄F₈, C₄F₆, CH₂F₂)</i>									
O ₂ , H ₂ O (ppbv)	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000
<i>Etchants (e.g., Xe)</i>									
O ₂ , H ₂ O (ppbv)	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000
<i>Deposition gases (e.g., SiH₄, (CH₃)₃SiH)</i>									
O ₂ , H ₂ O (ppbv)	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000
Critical specified metals/total metals (ppbw) [19]	<10/1000	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000
Dopants (ppbv)	<1	<1	<1	<1	<1	<1	<1	<1	<1
<i>Deposition gases (e.g., NH₃)</i>									
O ₂ , H ₂ O (ppbv)	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000
Critical specified metals/total metals (ppbw) [19]	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000
<i>Deposition gases (e.g., N₂O, NO)</i>									
O ₂ , H ₂ O (ppbv)	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000
Critical specified metals/total metals (ppbw) [19]	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000
<i>Deposition gases (e.g., WF₆)</i>									
O ₂ , H ₂ O (ppbv)	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000

36 歩留まり改善

Table YE9a Technology Requirements for Wafer Environmental Contamination Control—Near-term Years

Year of Production	2007	2008	2009	2010	2011	2012	2013	2014	2015
Flash ½ Pitch (nm) (un-contacted Poly)(f)	54	45	40	36	32	28	25	23	20
DRAM ½ Pitch (nm) (contacted)	65	57	50	45	40	36	32	28	25
MPU/ASIC Metal 1 (M1) ½ Pitch (nm)	68	59	52	45	40	36	32	28	25
MPU Printed Gate Length (nm)	42	38	34	30	27	24	21	19	17
MPU Physical Gate Length (nm)	25	23	20	18	16	14	13	11	10
Critical specified metals/total metals (ppbw) [19]	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000
<i>Deposition gases—electrical dopants (e.g. AsH₃, PH₃, B₂H₆)</i>									
O ₂ , H ₂ (ppb [36])	< 500	< 500	< 500	< 500	< 500	< 500	< 500	< 500	< 500
Other dopants (ppbv)	<1	<1	<1	<1	<1	<1	<1	<1	<1
Mixing tolerance for mixtures (relative variance)	±1%	±1%	±1%	±1%	±1%	±1%	±1%	±1%	±1%
<i>Deposition gases—GeH₄</i>									
O ₂ , H ₂ O (ppbv)	<500	<500	< 500	< 500	< 500	< 500	< 500	< 500	< 500
Other dopants (ppbv)	<1	<1	<1	<1	<1	<1	<1	<1	<1
Mixing tolerance for mixtures	±1%	±1%	±1%	±1%	±1%	±1%	±1%	±1%	±1%
<i>Implant gases—AsH₃, PH₃, BF₃</i>									
O ₂ , H ₂ O (ppbv)	<500	<500	< 500	< 500	< 500	< 500	< 500	< 500	< 500
Other dopants (ppbv)	<1	<1	<1	<1	<1	<1	<1	<1	<1
<i>Laser gases—Litho, (e.g., F₂/Kr/Ne)</i>									
O ₂ , H ₂ O (ppbv)	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000
Mixing tolerance for F ₂ (relative variance)	±4%	±4%	±4%	±4%	±4%	±4%	±4%	±4%	±4%
Other constituents (ppbv)	< 25000	< 25000	< 25000	< 25000	< 25000	< 25000	< 25000	< 25000	< 25000

Table YE9b Technology Requirements for Wafer Environmental Contamination Control—Long-term Years

Year of Production	2016	2017	2018	2019	2020	2021	2022
Flash ½ Pitch (nm) (un-contacted Poly)(f)	18	16	14	13	11	10	9
DRAM ½ Pitch (nm) (contacted)	23	20	18	16	14	13	11
MPU/ASIC Metal 1 (M1) ½ Pitch (nm)	23	20	18	16	14	13	11
MPU Printed Gate Length (nm)	15	13	12	11	9	8	8
MPU Physical Gate Length (nm)	9	8	7	6	6	5	4
<i>Wafer Environment Control such as Cleanroom, SMIF POD, FOUP, etc...not necessarily the cleanroom itself but wafer environment.</i>							
Number of particles (1/m ³) [1] [2]	ISO CL1						
<i>Airborne Molecular Contaminants in Gas Phase (pptV V for Volume)) [3, 7, 12, 13, 14, 15, 33].</i>							
<i>Lithography (cleanroom ambient) [23]</i>							
Total Inorganic Acids	5000	5000	5000	5000	5000	5000	5000
Total Organic Acids [30]	TBD						
Total bases	50,000	50,000	50,000	50,000	50,000	50,000	50,000
Condensable organics (w/ GCMS retention times ≥ benzene, calibrated to hexadecane) [31]	26000	26000	26000	26000	26000	26000	26000
Refractory compounds (organics containing S, P, Si)	100	100	100	100	100	100	100
SMC (surface molecular condensable) refractory compounds on wafers, ng/cm ² /day [12]	2	2	2	2	2	2	2
<i>Gate/Furnace area wafer environment (cleanroom/POD/FOUP ambient)</i>							
Total metals [8]	0.5	0.5	0.5	0.5	0.5	0.5	0.5
Dopants [4] (front end of line only)	10	10	10	10	10	10	10
SMC (surface molecular condensable) organics on wafers, ng/cm ² /day [12]	0.5	0.5	0.5	0.5	0.5	0.5	0.5
<i>Salicidation Wafer Environment (Cleanroom/POD/FOUP ambient)</i>							
Total Inorganic Acids	10	10	10	10	10	10	10
Total Organic Acids [30]	TBD						
<i>Exposed Copper Wafer Environment (Cleanroom/POD/FOUP ambient)</i>							
Total Inorganic Acids	500	500	500	500	500	500	500
Total Organic Acids [30]	TBD						
Total other corrosive species [32]	1000	1000	1000	1000	1000	1000	1000
H ₂ S	1000	1000	1000	1000	1000	1000	1000
Total sulphur compounds	10000	10000	10000	10000	10000	10000	10000
<i>Exposed Aluminum Wafer Environment (Cleanroom/POD/FOUP ambient)</i>							
Total Inorganic Acids	500	500	500	500	500	500	500
Total Organic Acids [30]	TBD						
Total other corrosive species [32]	1000	1000	1000	1000	1000	1000	1000
<i>Reticle Exposure (Cleanroom/POD/Box ambient)</i>							
Total Inorganic Acids	TBD						
Total Organic Acids [30]	TBD						
Total Bases	TBD						
SMC (surface molecular condensable) organics on wafers, ng/cm ² /week [12]	0.5	0.5	0.5	0.5	0.5	0.5	0.5
<i>Critical areas (Litho, Metrology)</i>							
Temperature range in ±K at POE [37]	1.0	1.0	1.0	1.0	1.0	1.0	1.0
Maximum short term temperature variation at POE in ±K/5 min [37]	1.0	1.0	1.0	1.0	1.0	1.0	1.0
Maximum long term temperature variation in ±K/hour at POE [37]	1.0	1.0	1.0	1.0	1.0	1.0	1.0
Humidity range in ± % r.H. at POE [37]	3	3	3	3	3	3	3

38 歩留まり改善

Table YE9b Technology Requirements for Wafer Environmental Contamination Control—Long-term Years

Year of Production	2016	2017	2018	2019	2020	2021	2022
Flash ½ Pitch (nm) (un-contacted Poly)(f)	18	16	14	13	11	10	9
DRAM ½ Pitch (nm) (contacted)	23	20	18	16	14	13	11
MPU/ASIC Metal 1 (M1) ½ Pitch (nm)	23	20	18	16	14	13	11
MPU Printed Gate Length (nm)	15	13	12	11	9	8	8
MPU Physical Gate Length (nm)	9	8	7	6	6	5	4
Maximum short term humidity variation in ±r.H./5 min at POE [37]	2	2	2	2	2	2	2
<i>Non-critical areas (others than Litho, Metrology)</i>							
Temperature range on ±K at POE [37]	2.0	2.0	2.0	2.0	2.0	2.0	2.0
Humidity range in ± % r.H. at POE [37]	5	5	5	5	5	5	5
<i>Process Critical Materials [5, 7]</i>							
<i>Ultrapure Water [29]</i>							
Resistivity at 25°C (MOhm-cm)	18.2	18.2	18.2	18.2	18.2	18.2	18.2
Total oxidizable carbon (ppb) [22]	<1	<1	<1	<1	<1	<1	<1
Bacteria (CFU/liter) [38]	<1	<1	<1	<1	<1	<1	<1
Total silica (ppb) as SiO ₂ [18]	<0.3	<0.3	<0.3	<0.3	<0.3	<0.3	<0.3
Number of particles > 0.05 μm (/ml) [26]	< 0.1	< 0.1	< 0.03	< 0.03	< 0.03	< 0.03	< 0.03
Dissolved oxygen (ppb) (contaminant based) [16] POE	<10	<10	<10	<10	<10	<10	<10
Dissolved nitrogen (ppm) [10]	8–18	8–18	8–18	8–18	8–18	8–18	8–18
Critical metals (ppt, each) [6]	<1.0	<1.0	<1.0	<1.0	<1.0	<1.0	<1.0
Other critical ions (ppt each) [24]	<50	<50	<50	<50	<50	<50	<50
Temperature stability (K)	± 1	± 1	± 1	± 1	± 1	± 1	± 1
Temperature gradient in K/10 minutes [22] for immersion photolithography	<0.1	<0.1	<0.1	<0.1	<0.1	<0.1	<0.1
<i>Liquid Chemicals</i>							
49% HF: number of particles/ml >0.065μm [1] [11]	< 1	< 0.5	< 0.5	< 0.5	< 0.5	< 0.5	< 0.5
37% HCl: number of particles/ml >0.065μm [1] [11]	< 1	< 0.5	< 0.5	< 0.5	< 0.5	< 0.5	< 0.5
30% H ₂ O ₂ : number of particles/ml >0.065μm [1] [11]	< 100	< 50	< 50	< 50	< 50	< 50	< 50
29% NH ₄ OH: number of particles/ml >0.065μm [1] [11]	< 100	< 50	< 50	< 50	< 50	< 50	< 50
100% IPA: number of particles/ml >0.065μm [1] [11]	< 100	< 50	< 50	< 50	< 50	< 50	< 50
49% HF: Na, K, Fe, Ni, Cu, Cr, Co, Ca, (Ag, Au, Pd, Pt, Ru) (ppt, each) [21]	150	150	150	150	150	150	150
49% HF: Cl (ppt)	10000	10000	10000	10000	10000	10000	10000
30% H ₂ O ₂ : Al, Na, K, Fe, Ni, Cu, Cr, Co, Ca, (Ag, Au, Ba, Cd, Mg, Mn, Mo, Pb, Pd, Pt, Ru, Sn, Ti, V, W, Zn) (ppt, each) [21]	150	150	150	150	150	150	150
30% H ₂ O ₂ : SiO ₂ (ppt) [27]	5000	5000	5000	5000	5000	5000	5000
29% NH ₄ OH: Al, Na, K, Fe, Ni, Cu, Cr, Co, Ca, (Au, Ba, Cd, Mg, Mn, Mo, Pb, Pd, Pt, Ru, Sn, Ti, V, W, Zn) (ppt, each) [21]	150	150	150	150	150	150	150
100% IPA: Na, K, Fe, Ni, Cu, Cr, Co, Ca (ppt, each) [28]	150	150	150	150	150	150	150
100% IPA: Cl (ppt) [28]	100000	100000	100000	100000	100000	100000	100000
100% IPA: Br (ppt) [28]	100000	100000	100000	100000	100000	100000	100000
100% IPA: F (ppt) [28]	100000	100000	100000	100000	100000	100000	100000
49% HF: All other metals not listed in row above (ppt, each) [20]	500	500	500	500	500	500	500
30% H ₂ O ₂ : All other metals not listed in row above (ppt, each) [21]	500	500	500	500	500	500	500
29% NH ₄ OH: all other metals not listed in row above (ppt, each) [21]	500	500	500	500	500	500	500

Table YE9b Technology Requirements for Wafer Environmental Contamination Control—Long-term Years

Year of Production	2016	2017	2018	2019	2020	2021	2022
Flash ½ Pitch (nm) (un-contacted Poly)(f)	18	16	14	13	11	10	9
DRAM ½ Pitch (nm) (contacted)	23	20	18	16	14	13	11
MPU/ASIC Metal 1 (M1) ½ Pitch (nm)	23	20	18	16	14	13	11
MPU Printed Gate Length (nm)	15	13	12	11	9	8	8
MPU Physical Gate Length (nm)	9	8	7	6	6	5	4
100% IPA: all other metals not listed in row above (ppt, each) [21]	500	500	500	500	500	500	500
30% H ₂ O ₂ : total oxidizable carbon (ppb)	TBD						
100% IPA—Specific organic acids: formate, acetate, citrate, propionate, oxalate (ppt, each)	TBD						
IPA: High molecular weight organics (ppb)	TBD						
30% H ₂ O ₂ : resin byproducts (ppb)	TBD						
37% HCl: K, Ni, Cu, Cr, Co, (ppt, each)	1000	1000	1000	1000	1000	1000	1000
96% H ₂ SO ₄ : K, Ni, Cu, Cr, Co, (ppt, each)	1000	1000	1000	1000	1000	1000	1000
37% HCl: all other metals not listed in row above (ppt, each) [20]	10000	10000	10000	10000	10000	10000	10000
96% H ₂ SO ₄ : all other metals not listed in row above (ppt, each) [20]	10000	10000	10000	10000	10000	10000	10000
BEOL solvents, strippers K, Li, Na, (ppt, each)	10000	10000	10000	10000	10000	10000	10000
CMP slurries: scratching particles (/ml > key particle size) [9] [17]	TBD						
Post-CMP clean chemicals: particles > critical size (/ml) [1] [9] [17]	TBD						
Post-CMP clean chemicals: elements TBD (ppt, each) [17]	TBD						
Plating chemicals: particles > critical size (/ml) [1] [9] [17]	TBD						
<i>ILD CVD Precursors (e.g., Trimethylsilane, Tetramethylsilane) [25]</i>							
Metals except B, Au, Ag (ppb, each)	<5	<5	<5	<5	<5	<5	<5
B, Au, Ag (ppb, each)	<10	<10	<10	<10	<10	<10	<10
H ₂ O (ppm)	<1	<1	<1	<1	<1	<1	<1
CO, CO ₂ (ppm)	< 0.5	< 0.5	< 0.5	< 0.5	< 0.5	< 0.5	< 0.5
Non-methane hydrocarbons C ₂ -C ₄ (ppm)	< 4	< 4	< 4	< 4	< 4	< 4	< 4
Nitrogen (ppm)	< 2	< 2	< 2	< 2	< 2	< 2	< 2
Ar+O ₂ (ppm)	< 0.5	< 0.5	< 0.5	< 0.5	< 0.5	< 0.5	< 0.5
Chloride (ppm)	<1	<1	<1	<1	<1	<1	<1
<i>CVD Precursors (e.g., Trimethylaluminum) [25]</i>							
Metals each element (ppb)	<150	<150	<150	<150	<150	<150	<150
O ₂ (ppm)	<10	<10	<10	<10	<10	<10	<10
Silicon (ppm)	<1	<1	<1	<1	<1	<1	<1
Hydrocarbons (ppm)	<5	<5	<5	<5	<5	<5	<5
<i>Bulk Gases (Contaminants, ppbv) [5]</i>							
N ₂ (O ₂ , H ₂ , H ₂ O, CO, CO ₂ , THC) [34]	<5	<5	<5	<5	<5	<5	<5
O ₂ (N ₂)	<50	<50	<50	<50	<50	<50	<50
O ₂ (Ar)	<1000	<1000	<1000	<1000	<1000	<1000	<1000
O ₂ (H ₂ , H ₂ O, CO, CO ₂ , THC)	<10	<10	<10	<10	<10	<10	<10
Ar (N ₂ , O ₂ , H ₂ , H ₂ O, CO, CO ₂ , THC) [34]	<5	<5	<5	<5	<5	<5	<5
H ₂ (N ₂)	<50	<50	<50	<50	<50	<50	<50
H ₂ (O ₂ , H ₂ O, CO, CO ₂ , THC)	<10	<10	<10	<10	<10	<10	<10

40 歩留まり改善

Table YE9b Technology Requirements for Wafer Environmental Contamination Control—Long-term Years

Year of Production	2016	2017	2018	2019	2020	2021	2022
Flash ½ Pitch (nm) (un-contacted Poly)(f)	18	16	14	13	11	10	9
DRAM ½ Pitch (nm) (contacted)	23	20	18	16	14	13	11
MPU/ASIC Metal 1 (M1) ½ Pitch (nm)	23	20	18	16	14	13	11
MPU Printed Gate Length (nm)	15	13	12	11	9	8	8
MPU Physical Gate Length (nm)	9	8	7	6	6	5	4
He (N ₂ , O ₂ , H ₂ , H ₂ O, CO, CO ₂ , THC)	<10	<10	<10	<10	<10	<10	<10
CO ₂ (N ₂ , CO, H ₂ O, O ₂ , THC) [35]	<1000	<1000	<1000	<1000	<1000	<1000	<1000
<i>Lithography Purge Gases</i>							
Critical clean dry air (H ₂ O)	<1000	<1000	<1000	<1000	<1000	<1000	<1000
Critical clean dry air (H ₂ , CO)	<2000	<2000	<2000	<2000	<2000	<2000	<2000
Critical clean dry air (organics (molecular weight > benzene) normalized to hexadecane equivalent) (ppb)	< 3	< 3	< 3	< 3	< 3	< 3	< 3
Critical clean dry air (total base as NH ₃) (ppb)	< 1	< 1	< 1	< 1	< 1	< 1	< 1
Critical clean dry air (NH ₃ (as NH ₃)) (ppb)	< 0.1	< 0.1	< 0.1	< 0.1	< 0.1	< 0.1	< 0.1
Critical clean dry air (total acid including SO ₂ (as SO ₄)) (ppb)	< 0.1	< 0.1	< 0.1	< 0.1	< 0.1	< 0.1	< 0.1
Critical clean dry air (SO ₄ (as SO ₄)) (ppb)	< 0.03	< 0.03	< 0.03	< 0.03	< 0.03	< 0.03	< 0.03
Critical clean dry air (Each refractory compound (organics containing S, P, Si))	< 0.1	< 0.1	< 0.1	< 0.1	< 0.1	< 0.1	< 0.1
Lithography nitrogen tool/maintenance purging gas supply (H ₂ O, O ₂ , CO ₂) (ppb)	<500	<500	<500	<500	<500	<500	<500
Lithography nitrogen tool/maintenance purging gas supply (CO) (ppb)	<2000	<2000	<2000	<2000	<2000	<2000	<2000
Lithography nitrogen tool/maintenance purging gas supply (H ₂) (ppb)	<2000	<2000	<2000	<2000	<2000	<2000	<2000
Lithography nitrogen tool/maintenance purging gas supply (organics (molecular weight > benzene) normalized to hexadecane equivalent) (ppb)	< 3	< 3	< 3	< 3	< 3	< 3	< 3
Lithography nitrogen tool/maintenance purging gas supply (total base (as NH ₃)) (ppb)	< 0.15	< 0.15	< 0.15	< 0.15	< 0.15	< 0.15	< 0.15
Lithography nitrogen tool/maintenance purging gas supply (total acid (as SO ₄) including SO ₂) (ppb)	< 0.025	< 0.025	< 0.025	< 0.025	< 0.025	< 0.025	< 0.025
Lithography nitrogen tool/maintenance purging gas supply (refractory compounds (organics containing S, P, Si, etc.) normalized to hexadecane equivalent) (ppb)	<0.1	<0.1	<0.1	<0.1	<0.1	<0.1	<0.1
Lithography helium tool/maintenance purging gas supply (H ₂ O) (ppb)	<3500	<3500	<3500	<3500	<3500	<3500	<3500
Lithography helium tool/maintenance purging gas supply (O ₂ , CO ₂) (ppb)	<4000	<4000	<4000	<4000	<4000	<4000	<4000
Lithography helium tool/maintenance purging gas supply (CO, H ₂) (ppb)	<10000	<10000	<10000	<10000	<10000	<10000	<10000
Lithography helium tool/maintenance purging gas supply (organics(molecular weight > benzene) normalized to hexadecane equivalent) (ppb)	< 3	< 3	< 3	< 3	< 3	< 3	< 3
Lithography helium tool/maintenance purging gas supply (total base (as NH ₃)) (ppb)	< 0.15	< 0.15	< 0.15	< 0.15	< 0.15	< 0.15	< 0.15
Lithography helium tool/maintenance purging gas supply (total acid including SO ₂ (as SO ₄)) (ppb)	< 0.025	< 0.025	< 0.025	< 0.025	< 0.025	< 0.025	< 0.025
Lithography helium tool/maintenance purging gas supply (refractory compounds (organics containing S, P, Si, etc.) normalized to hexadecane equivalent) (ppb)	<0.1	<0.1	<0.1	<0.1	<0.1	<0.1	<0.1
Number of particles > critical size (/M ₃) [1]	<100	<100	<100	<100	<100	<100	<100

Table YE9b Technology Requirements for Wafer Environmental Contamination Control—Long-term Years

Year of Production	2016	2017	2018	2019	2020	2021	2022
Flash ½ Pitch (nm) (un-contacted Poly)(f)	18	16	14	13	11	10	9
DRAM ½ Pitch (nm) (contacted)	23	20	18	16	14	13	11
MPU/ASIC Metal 1 (M1) ½ Pitch (nm)	23	20	18	16	14	13	11
MPU Printed Gate Length (nm)	15	13	12	11	9	8	8
MPU Physical Gate Length (nm)	9	8	7	6	6	5	4
<i>Specialty Gases</i>							
<i>Etchants (Corrosive, e.g., BCl₃, Cl₂, HBr)</i>							
O ₂ , H ₂ O (ppbv)	< 500	< 500	< 500	< 500	< 500	< 500	< 500
Critical specified metals/total metals (ppbw) [19]	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000
<i>Etchants (Non-corrosive, e.g., C₅F₈, C₄F₈, C₄F₆, CH₂F₂)</i>							
O ₂ , H ₂ O (ppbv)	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000
<i>Etchants (e.g., Xe)</i>							
O ₂ , H ₂ O (ppbv)	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000
<i>Deposition gases (e.g., SiH₄, (CH₃)₃SiH)</i>							
O ₂ , H ₂ O (ppbv)	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000
Critical specified metals/total metals (ppbw) [19]	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000
Dopants (ppbv)	<1	<1	<1	<1	<1	<1	<1
<i>Deposition gases (e.g., NH₃)</i>							
O ₂ , H ₂ O (ppbv)	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000
Critical specified metals/total metals (ppbw) [19]	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000
<i>Deposition gases (e.g., N₂O, NO)</i>							
O ₂ , H ₂ O (ppbv)	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000
Critical specified metals/total metals (ppbw) [19]	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000
<i>Deposition gases (e.g., WF₆)</i>							
O ₂ , H ₂ O (ppbv)	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000
Critical specified metals/total metals (ppbw) [19]	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000	<1/1000
<i>Deposition gases—electrical dopants (e.g. AsH₃, PH₃, B₂H₆)</i>							
O ₂ , H ₂ (ppb [36])	< 500	< 500	< 500	< 500	< 500	< 500	< 500
Other dopants (ppbv)	<1	<1	<1	<1	<1	<1	<1
Mixing tolerance for mixtures (relative variance)	±1%	±1%	±1%	±1%	±1%	±1%	±1%
<i>Deposition gases—GeH₄</i>							
O ₂ , H ₂ O (ppbv)	< 500	< 500	< 500	< 500	< 500	< 500	< 500
Other dopants (ppbv)	<1	<1	<1	<1	<1	<1	<1
Mixing tolerance for mixtures	±1%	±1%	±1%	±1%	±1%	±1%	±1%
<i>Implant gases—AsH₃, PH₃, BF₃</i>							
O ₂ , H ₂ O (ppbv)	< 500	< 500	< 500	< 500	< 500	< 500	< 500
Other dopants (ppbv)	<1	<1	<1	<1	<1	<1	<1
<i>Laser gases—Litho, (e.g. F₂/Kr/Ne)</i>							
O ₂ , H ₂ O (ppbv)	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000	< 1000
Mixing tolerance for F ₂ (relative variance)	±4%	±4%	±4%	±4%	±4%	±4%	±4%
Other constituents (ppbv)	< 25000	< 25000	< 25000	< 25000	< 25000	< 25000	< 25000

42 歩留まり改善

表 YE9a と b の注

[1]クリティカルパーティクルサイズはデザインルール の 1/2 である。すべての欠陥密度はクリティカルサイズに「標準化」されている。装置の限界により、90nm 以下のデバイスに対するクリティカルサイズのパーティクル密度は、より大きなサイズのパーティクル密度の測定とパーティクルサイズ分布を仮定するか経験的に推定して見積もる必要があるだろう。パーティクルサイズの分布は流体(たとえば、水、クリーンルーム雰囲気、ガス)に依存する、 $f(x)=K \cdot X^n$ (ここで、雰囲気/ガスの場合 $n=2.2$ 、重要な流体では n 値は経験的な値として推奨されている 1 から 4 の間で変化する)^{1,2}。

[2]気中パーティクルの要求値は、ISO14644-1³「静止」に基づく。

[3]表に示されたイオン/種は計算値に基づく。暴露時間は初期表面濃度をゼロとして 60 分とする。リソグラフィーの推定値はリソグラフィーの装置メーカーによって定義される。メタルと有機物は洗浄ロードマップ中のメタルと有機物から定義する。表中の値のリストは実験値に基づいているが、すべての気中分子汚染は $S=E \cdot (N \cdot V/4)$ で計算できる。S は到達率(molecules/second/cm²)、E は付着係数(0 から 1 の間の値)、N は気中濃度(molecules/cm³)、そして V は平均熱速度(cm/second)。次のように付着係数が提案されている; SO₄=1×10⁻⁵, NH₃=1×10⁻⁶, Cu=2×10⁻⁵。有機物の付着係数は分子骨格により大きく変化し、またウェーハ表面終端にも依存する。

[4]P, B, As, Sb を含む。

[5]汚染目標は装置接続ポイント(POE)に適用する。POE は装置、または付帯装置の接続ポイントとして定義される、テキスト参照。ベンチマークデータは相違がほとんどない供給ポイント(POD)、または装置接続ポイント(POE)の両方を収集している。

[6]クリティカルメタルおよびイオンは、Al, As, Ba, Ca, Co, Cu, Cr, Fe, K, Li, Mg, Mn, Na, Ni, Pb, Sn, Ti, Zn を含む。UPW 中の Ca, Fe と Ni のレベルにより、ウェーハ上で問題となる濃度(atoms/sq cm)となったという 3 個の異なった事例がある。これらの元素の UPW 中のレベルは 10ppt 以下に低減することによって容認できるレベルに低減されている。たった一つの事例ではあるが、0.5ppt を下回る値が得られたというデータが存在する。これらの結果から 1.0-0.5ppt という値が導き出される。

[7]WECC 表中のすべての汚染の単位はしばしば ppb が用いられる(もしくは ppm や ppt が用いられるが、ここでは ppb を使って説明する)。10 億分率(ppb)の単位は質量、体積、モル比であることを認識すべきである。特に指定しない場合には以下のガイドラインのとおりである。化学薬品と UPW は一般的に質量 ppb、ガスとクリーンルームは一般的に体積 ppb とする。理想気体として振舞う流体の場合には体積 ppb はモル ppb に等しい。上記の例外としてガス中のメタルは質量 ppb とする。

表中のいくつかのパラメーターは典型的な意味の汚染というよりはむしろプロセス変数と考えられる。それらは星印でマークされている。下限値はときどき流動的である。

[8]表に示されたメタルの検出はサンプリング時間と流量に依存する。付着係数はメタルの種類によって大きく変化する。Cu は他の金属の 10 倍の付着係数であると信じられているので、Cu を使用したガイドラインよりも低いかもしれない。

[9]スクラッチを引き起こす原因となるパーティクルサイズは、スラリーのパーティクルサイズの平均値に依存する。目標値はスラリーとウェーハ形状の感受性により特定される。

[10]溶存窒素の範囲はメガソニック洗浄の物理的なプロセスの必要性のためだけに存在する。メガソニック洗浄なしのプロセスではこの項目は無視できる。その濃度はプロセス特有でありエンドユーザーによって決める必要がある。UPW の温度、ガス相の部分的な圧力とメガソニックのエネルギーを含むファクターを考慮して装置に入力する。酸素や水素のような他のガスが使用される場合には、異なった最適レベルで使用される。他のガスや化学薬品に関連したプロセス歩留についてはこの章では範囲外とする。

[11]現行のアップデート版では化学薬品中の液中パーティクルの最小感度は 0.065µm である。これらのパーティクルカウンターで得られた値はロードマップの値と直接比較できるものではなく、脚注[1]に記述した計算式と方法を用いたロードマップ中のクリティカルパーティクルサイズの値に標準化する必要がある。高感度パーティクルカウンターの中の溶液はパーティクルカウンターの閾値感度に近い感度での精度良さを備えた状態で長い時間データを収集する。多くのベンチマークのデータは供給ポイント(POD)または装置接続ポイント(POE)で収集されており、パラメータの基礎となっている。

[12]ウェーハ表面有機物: ウェーハを酸化し有機物フリーウェーハを作製したのち 24 時間暴露し、そしてウェーハ表面を TD-GC-MS(昇温脱離-ガスクロマトグラフ質量分析計)を用いて 400°C の熱脱離にて分析する。定量はヘキサデカン

¹ Cooper, D. W., "Comparing Three Environmental Particle Size Distributions," *Journal of the IES*, Jan/Feb 1001, 21-24

² Pui, D. Y. H. and Liu, B.Y.H., "Advances in Instrumentation for Atmospheric Aerosol Measurement," *TSI Journal of Particle Instrumentation*, Vol 4. (2) Jul-Dec 1989, 3-2.

³ ISO 14644-1 Cleanrooms and Associated Controlled Environments-Part 1: Classification of Air Cleanliness.

(C₁₆H₃₄)をスタンダードとした絶対検量線法に基づく。TIC(トータルイオンクロマトグラム)の応答係数は SEMI-MF 1982-1103(公式には ASTM1982-99)⁴による。上記の方法により決定される検出下限は多くの有機物の指標となる。次工程前に酸化や洗浄されたプロセスウェーハはより高感度な検出下限値が使用される可能性があることに注意するべきである。ゲート酸化膜形成やポリシリコン成長のようなプロセスは特に DOP のような高沸点の有機物に対してより敏感である。SiN 成膜もまた上記の他のいくつかのプロセスよりもより敏感である。ドーパントの要求は前の章でカバーされている。汚染レベルは時間をベースとしており、サンプルウェーハはより高感度評価のため 1 週間暴露すべきである (ng/cm²/week)。問題を引き起こすレチクル上の総有機物汚染レベルはまた露光エネルギーにより変化する。これらの指標は目下変更するための新しいデータを集められている。

[13]ウェーハ表面ドーパント:ドーパントフリーの表面を得るためにはじめに HF(フッ化水素酸)で剥離処理し、24 時間暴露する。ウェーハ最表面のボロンを信頼性の高い方法として知られている方法で回収して分析する。これは稼動している工場でのサンプリング値に基づくドーパントの指標となる。キーとなる FEP、特に微細な構造やより低い熱負荷、そして低ドーズのデバイスに対してさらに低い基準値が要求されるだろう。もし、ウェーハが次の熱プロセスの直前に HF または BOE(バッファード酸化エッチャント)によりすみやかに剥離処理されるのであれば、そのときのステップは表面分子ドーパントに対して敏感でなくなり、より高い検出下限値が適用されるだろう。BEP(バックエンドプロセス)は FEP よりもドーパントに対しては一行以上敏感でない傾向があることに注意する必要がある。

[14]ウェーハ表面メタル:ITRS FEP のシリコン基板の表のスペックによる 1e10atoms/cm²の濃度のウェーハをクリーンな環境に 24 時間暴露する。次に VPD-ICPMS(フッ酸蒸気-分解誘導結合プラズマ質量分析計)または VPD-AAS(フッ酸蒸気分解—原子吸光度計)を用いてウェーハ表面の分析をする。キーとなる FEP、特に微細な構造では低い指標が要求されるだろう。もしウェーハが次の熱工程の前に洗浄されれば、洗浄よりも前のステップ中に雰囲気暴露されても問題はないであろう。環境からのメタル汚染の大多数は分子ではなくパーティクルであることに注意しなければならない。ウェーハ上の総パーティクル数が大多数のメタルとして基準内に保持されていれば、環境からのほとんどのメタルは基準内であるだろう。バックエンドプロセス(BEP)は FEP よりもパーティクル起因でないメタルに対して敏感でない傾向にある。入荷するウェーハのスペックの 2 倍のスペックは容易に到達し、24 時間暴露したウェーハの場合は容易に計測できる。

[15]ウェーハ表面全体:実際のプロセスでははるかに短時間しかウェーハは暴露されないため、24 時間暴露することにより、ウェーハの汚染は強調される。上記 SMC(表面分子汚染)の下限値は予備的なものでありすべてのプロセスステップや有機物の種類、ドーパントあるいはメタルのすべてに適用する単一の値は存在しない。SMC の限界値は実質的なプロセス毎に変化する可能性があり、局所雰囲気清浄化あるいはページにより汚染レベルを制御する必要がある。

[16]溶存酸素 (DO) はゲート酸化前洗浄と水素パッシベートされていない SiO₂ と Cu 構造に対するエッチレートに影響を与える。表のレベルはもっとも有力な値である。同じ桁内でのわずかに高いレベルは半導体製造プロセスへの影響に関してあまり重要でないと考えられる。もし特定の工程のウェーハが低レベルの酸素濃度を維持する必要があるならば、低い溶存酸素はクリティカルな濃度レベルに達する前の多少多いプロセス時間において提供することもあり得るだろう。いくつかの半導体製造工場では DO はひとつのプロセスで変化する可能性があると考えられており、DO は表に定められている値より 3 桁以上高いレベルで運用されている。DO の関数としてエッチレートはすべての材料に対して直線関係をもたない、特に Cu のエッチレートは DO が 300ppb でほぼ極大になる。

[17]工場で行われているさまざまな化学薬品に対する目標レベルや化学薬品中のパーティクルやイオン状の汚染のウェーハへの影響度は、現在ははっきりわからない。これらのパラメータは今後考慮される可能性のあるクリティカルなものとして認識されており、正確なレベルを定義する作業は現在進行中である。

[18]UPW 中の総シリカは、ウェーハのウォーターマークの原因となる。ウェーハ表面から溶出および、後に裏面に堆積したシリカもまたウォーターマークの主要な原因となる。表中の値は典型的な 90nm デバイス構造で見いだされた濃度を基にしている。デバイス構造がより微細になれば、シリカ濃度の要求はより低くなると予測される。UPW 中のシリカの濃度とウォーターマークの因果関係を明確にする必要がある。ボロンと反応性シリカのそれぞれ 50ppt と 300ppt の値は UPW 運用パラメータとしての表から除外された。これら二つの種は、混合されたイオン交換層からアニオンとしていち早く溶出するため、イオン交換レジンの交換容量を示す値として残っている。それらは典型的な UPW システム濃度としてプロセス上重要ではないので表から除外している。

[19]クリティカルなメタルのリスト(例 Al, Ca, Cu, Fe, Mg, Ni, K, Si, Na)は基板中でのメタルの移動度と同様にゲート酸化膜の信頼性、少数キャリアライフタイムのような電氣的パラメータへの影響に依存するプロセス毎に変化する。プロセスで使用される液体化学薬品は脚注[20]に挙げられたメタルは重要であるが、特殊ガス中のメタルについてはガス中

⁴ SEMI MF1982-1103 (previously ASTM F 1982-99e1), Standard Test Methods for Analyzing Organic Contaminants on Silicon Wafer Surfaces by Thermal Desorption Gas Chromatography, SEMI.

44 歩留まり改善

でメタルパーティクル(例 Fe, Ni, Co, P)が増すことで腐食する可能性が一番の問題である。メタルを含んだ揮発性物質はバルクガス中には一般的に存在しないが、各特殊ガスに関しては考慮すべきである。

[20]以下は定義された化学薬品中に関係する完全なメタルイオンリストである :Ag, Al, As, Au, Ba, Ca, Cd, Co, Cr, Cu, Fe, K, Li, Mg, Mn, Mo, Na, Ni, P, Pb, Pd, Pt, Ru, Sb, Sn, Sr, Ti, V, W, Zn

[21]リストに記載されていない元素はデバイスの品質性に高いあるいはいくつかの影響を及ぼさないかもしれない。そしてしばしばプロセスで使用している化学薬品中に存在するかもしれない。リストに記載されている元素はデバイスの品質性に対して高い影響を及ぼす可能性はあるが、プロセスで使用している化学薬品中に典型的に存在しない。

[22]液浸リソグラフィー装置を使用した製造では純水中の TOC レベルは 0.5 から 1.0ppb レベルが求められている。いくつかの製造現場ではこれらの指標を達成するために補助的な UPW 処理装置が使用されている。装置のレンズ曇り(ヘイズ)に関係する。現在は、UPW から生み出される曇り(ヘイズ)に起因する有機物を裏付ける新しいデータはなく提供できない。他の有機物の起源はフォトレジストと化学薬品の添加物である。この温度安定性の要求は液浸用の液体として UPW を使用した場合の液浸リソグラフィー装置のためであり、2005 年にいくつかの製造装置によって考案された実用的な要求に基づいている。低温 UPW の温度変化の極大レートが主要プロセス装置において要求された安定な温度で装置に適切に供給されることを説明している。

[23]フォトリソグラフィーの AMC の指標は ArF レーザーを有する装置のためであり、そしてリソグラフィー装置メーカーから入力された値に基づいている。すべてのフォトリソグラフィー装置は装置内部の空気を清浄化するためにケミカルフィルターを搭載している。これらのフィルターは汚染物の吸着量に依存した寿命がある。化学的に清浄な環境を供給することはこれらのフィルターの寿命を延ばすことができるであろう。

[24]他のクリティカルイオンはアンモニアと同様に F^- , Cl^- , NO_2^- , NO_3^- , PO_3^{2-} , Br^- , SO_4^{2-} のような無機イオンを含む。しかしながら、超純水中にこれらのイオンが 50ppt を上回る濃度の場合にプロセス上への影響があるという文献は現在まで見つからない。酢酸、ギ酸、プロピオン酸、クエン酸そしてシュウ酸のような有機系のイオンの有害なレベルもまた現在立証中である。

[25]CVD や ALD で使用されるプリカーサーの変化はこれらのアプリケーションと同様に増加し続けている。汚染の種類とレベルは違った化学挙動によって幅広く変化する。上記の典型的なプリカーサーの概要はそれゆえ連結したプリカーサーに示されている。

[26]2006 年のパーティクル値は 2005 年の 45nm-130nm の製造/開発ラインにてレーザー光学計と SEM で計測したパーティクル値の UPW ベンチマーク調査を基にしている。この値は計測方法に依存している。いろいろな製造装置からほとんどがレーザー光学計による計測方法を使用しており、もっとも幅が広い値が基となっている。現在のレーザー光学計の技術は $>0.05\mu m$ のパーティクルが限界であり、デザインルールの 1/2 を基にしたクリティカルサイズのパーティクルを検出は不可能である。しかしながら、ウェーハ表面の値と UPW パーティクルの関係ウェーハ表面の値として ITRS ロードマップの FEP(フロントエンドプロセス)により裏づけられて合意されている保守的な立場としては確立されていない。

[27]H₂O₂ 中の総アニオン濃度は溶液の寿命に大きく影響することを考慮する必要がある。さらに、F(フッ素イオン)は総混合薬液中に ppm 範囲含まれるとウェーハをエッチングする。

[28]100ppb よりも高い濃度は BEOL(バックエンドラインプロセス)で特に腐食を引き起こす。

[29]表中の超純水パラメータは脚注で追加に定義されていない限り、最もクリティカルなプロセスに適用された場合について提供している。さらなる情報は [補足一覧表中](#)にある。

[30]クリーンルーム環境中の典型的な有機酸として酢酸、クエン酸、ギ酸、グリコール酸、乳酸、シュウ酸そしてプロピオン酸を含んでいるものが関係している。他の有機酸も関係しているかもしれない。これらの酸は酸除去フィルターで概ね除去できる。

[31]理想的には、長時間の平均と検出する試みの両方を与えてくれる現実的なオンライン装置を使った連続モニタリングが望まれている。オンラインの連続モニタリング装置が実現できなかったら、分析の高感度化および短い時間での一時的な影響を避けるために少なくとも 4 時間以内の平均データを取得と、さらに 24 時間よりも少ない時間でのデータ取得を勧める。

[32]塩素のような他の腐食性汚染物を含む。湿度もまた深刻な腐食を引き起こすことに大いに関係がある。湿度は腐食性の環境ではできる限り低レベルに維持すべきである。

[33]ng/L から ppt への計算: $[(ng/(L \text{ 空気中})) \times (22.4 L \text{ 空気中}) / mol \text{ 空気中} / \text{分子量}(ng/nmol)) \times 1000 \text{ picomol/nmol}] = \text{picomol/mol 空気中} = \text{ppt モル and/or ppt 体積}$

[34]スパッタのようなプロセスの際の POE の清浄化のために N₂ と Ar が要求されている。

[35]ここの CO₂ はウェット洗浄とその他の装置に使用されるものと決めており、超クリティカルな CO₂ への適用やドライエッチングのためのものではない。

[36]エピ- 清浄化が必要@45nm;現時点では B₂H₆/GeH₄/PH₃/AsH₃ に対して 100ppb に清浄化する必要がある。

[37]変動は長い時間静止状態の一箇所で定義されている。POE のリファレンスポイントの場所は天井パネルから 0.3m 下が選択されている。通常の感覚では、リファレンスポイントと実際のミニエンバイロメントの装置のフィルター内部との間では温度制御の影響があるかもしれないので、敏感な装置はクリーンルーム内に熱源を持たないことを要求する。

[38]清浄な UPW システム中のバクテリア値は大抵ゼロである。それゆえ、バクテリア値の指標は 1CFU/L 以下である。通常使用されるバクテリア培養方法は限界値であり、サンプル汚染の数値結果は 1 より僅かに高いことに注意しなさい (より詳細は補助材料の項目を見なさい)。補助材料を見なさい。

解決策候補

歩留りモデルと装置許容欠陥数

近い将来、熱誘起(thermophoresis)や Van Der Waals 力による、非常に小さい粒子の挙動に関する研究が必要となる。現状、歩留り関係者は、分子と、光学的に可視な粒子との間の領域の粒子に関する十分な経験を持っていない。TCAD に基づいた詳細な歩留りモデルに関する研究が、システムティック不良起因の歩留り(SMLY)が立上げ/安定時の歩留りを支配するようになった為、重要になった。依然として増加し続ける NRE が、SMLY に関する理解と製品に関する適用を要求している。LER(Line Edge Roughness)や設計とプロセスの不一致等によるパラメトリック不良も歩留りを制限する傾向がある。これにより、デバイス評価や計測データを統計的に整理する方法に関する研究が必要となる。Figure YE2 に、将来の歩留りモデルへの技術的要求に対する助けになるかも知れないいくつかの解決策候補を示した。

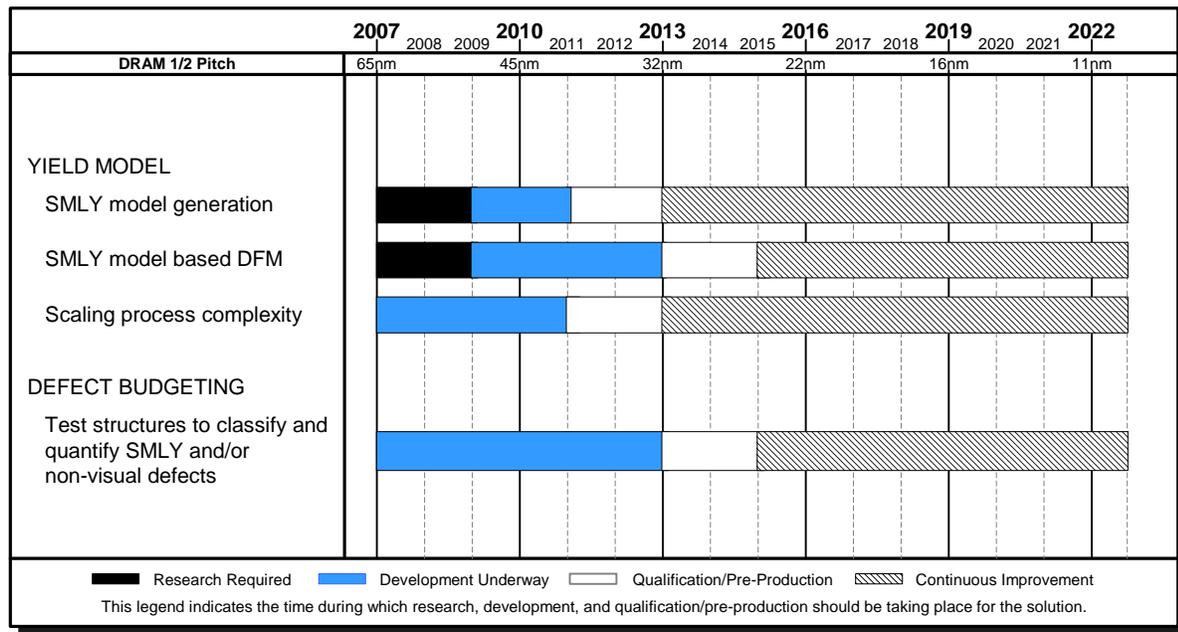


Figure YE2 Yield Model and Defect Budget Potential Solutions

欠陥検出と特徴付け

欠陥検出装置に対する技術的要求を満たすためには、多大な研究と開発が今すぐ必要である。

自動欠陥抽出のフィルタリング方法に着目して研究開発を行うべきである。ロードマップで要求される感度を満たした上での歩留り立上げ時期および量産時期の目標処理能力を達成するためには大きなブレイクスルーが要求されている。ウェーハ上の大面積領域からの並列データ取得のためには、アレイ検査のスキームをさらに研究する必要がある。

しかし、新たな検査装置の開発のためには、適切な要素技術が不足している。短波長の連続発信レーザー、高い量子効率で高速信号処理が可能な検出器、適当な低損失で低収差のレンズ、波長板、偏光子、および安定した機械的、音響-光学走査装置など、最先端技術の集大成が今すぐ必要であり、これは経済的な光学技術の開発継続のためにもなる。

ウェーハエッジとベベル部の検査では、感度と検査スピードに対する要求を満足するために、さらなる研究が必要である。さらには、自動で注目欠陥だけを抽出して分類する手法を開発しなくてはならない。同様

に、欠陥解析と原因調査のためには、これからはウェーハエッジとベベル部分の全域をレビューできる機能が必要である。

電子ビーム検査のご利益は、スピードの向上に大きく依存してしまう、注目欠陥だけを抽出することを期待される。

解決決策候補には、莫大な量の欠陥に関連した組成、形状、欠陥分類などに関するデータ、および、迅速な意志決定の必要性などを包含していなければならない。ADC(自動欠陥分類)、空間分布解析、動的サンプリング、歩留りへの影響評価、およびその他のアルゴリズム技術について、最大限の能力を発揮させるために、大幅に改善する必要がある。欠陥の詳細解析のために、欠陥検査および分類装置は、より多くの欠陥に関する情報を生み出す必要である。そして、より小さな欠陥を検出するための感度向上へのチャレンジが、インラインでの欠陥分類プラットフォームをより高分解能なものへと移行させている。欠陥観察には、インライン EDX 解析も含まれる。処理能力と情報量のどちらを優先するかは重要な課題である。このため、欠陥検出は欠陥の発生源により近い所で行われている。欠陥検出機能をプロセス装置に集積するための開発は自動プロセス制御を導入するために加速する必要がある。

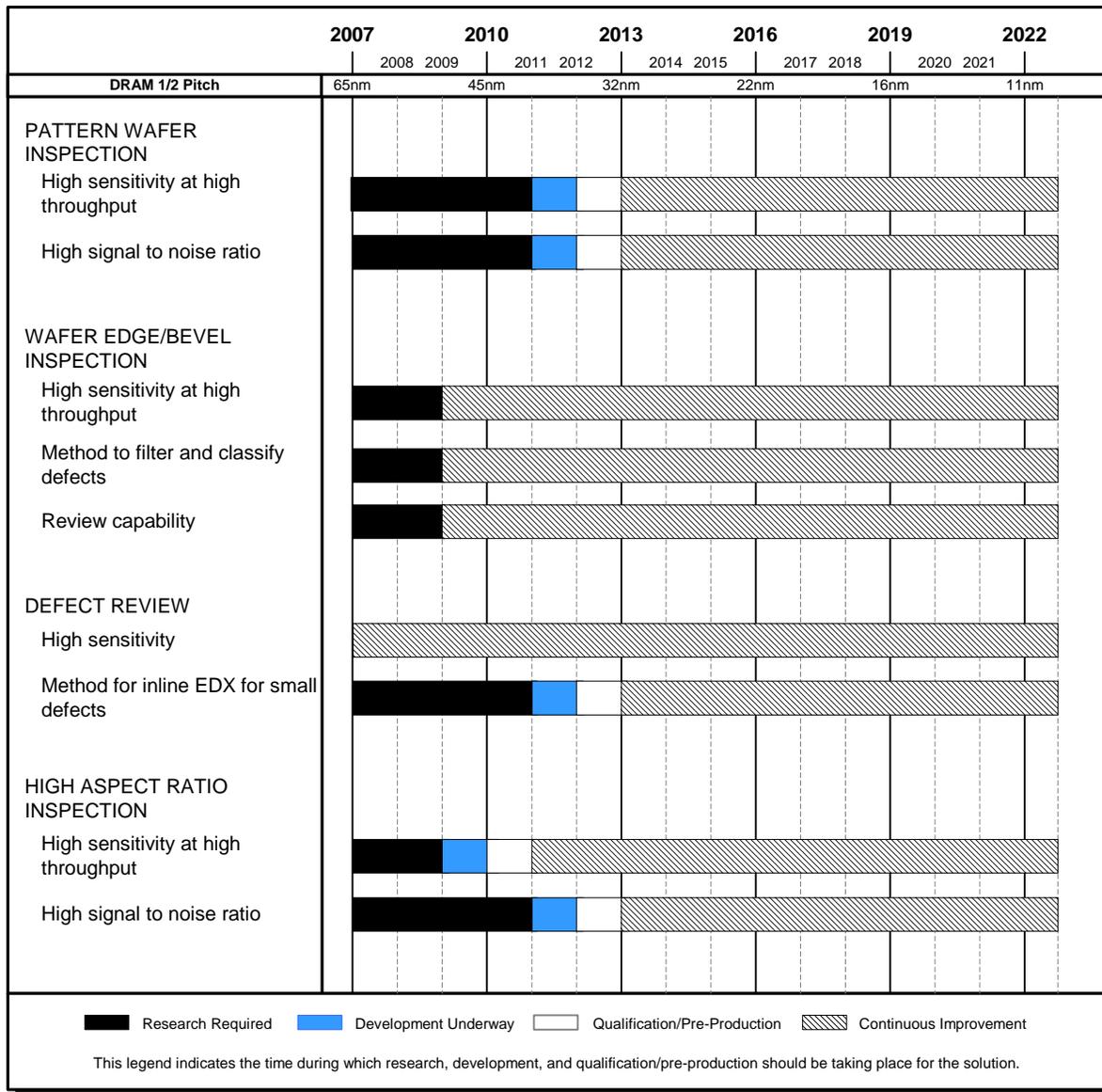


Figure YE3 Defect Detection and Characterization Potential Solutions

ウェーハ環境制御

プロセス装置 — プロセス装置内での欠陥を削減することは、欠陥密度の目標を達成するための最重要課題である。解決策と技術開発が今後 15 年間の主要な性能強化の可能性を提供し、90nm 以下のデバイスの低コスト大量生産の持続を可能にすると期待されている。図 YE4 によれば、装置起因欠陥の目標は主として水平方向のスケールングに基づいている。垂直方向の欠陥は、ゲートスタック構造や金属および見えない汚染、そしてパラメトリックな感度に適用される際に理解が必要となる。新しい洗浄剤やその場(*in situ*)チャンバーモニタリング法、材料の開発、そして部品洗浄の改善を含む技術により、処理毎のチャンバー清浄度の維持やチャンバーのウェット洗浄頻度の大幅削減が可能になる。これらの開発は装置稼働率向上に寄与するだろう。ウェーハ裏面汚染の削減要求が計測技術と装置の根本的な変化をもたらす。ウェーハ裏面から次のウェーハ表面への金属やパーティクルのクロスコンタミネーション、リソグラフィ工程におけるホットスポットや焦点深度そして静電チャックの突き抜けが、将来の装置に於いて対処を要する全ての問題となる。O リング材料の選定、ガスの流れや温度管理、ウェーハチャックの最適化などのパーティクルを回避するための技術が、欠

陥密度の目標を達成するための大きな役割をになう。チャンバーでの汚染形成、搬送、堆積物の基本的な理解を深めることが、現在の装置やプロセス設計を強化するのに必要であり、その場(*in situ*)センサーからのデータ解釈に役立てるために必要となる。これら基本的な物理、化学そしてプラズマチャンバーの汚染モデルを採用すべきである。プロセス起因の欠陥を削減し、必要な検査を最小限にするために、その場(*in situ*)プロセス制御がますます重要となってくる装置における知的プロセス制御のためには、パラメーターがデバイス性能にどのように影響するかという基本的な理解が必要である。知的プロセス制御のためには、使用者と装置供給者両者が、新しいセンサーと新しいソフトウェアを簡単に一体化できるような公開の装置制御システムが必要である。

プロセスの重要な材料 — 図 YE4 に欠陥を防止し排除するための解決策が示されている。増大する純度への必要性を確認するためには、デバイスへの影響に対するさらなる研究が必要である。腐食の可能性のようなシステムの懸念のために、より高純度を追求するというプロセスの懸念を引き出すかもしれない。

新たな材料を内蔵するプロセスの歩留向上を加速するためには、研究開発には実用的な純度データを含めることが望ましい。ゲート絶縁膜のような新材料の研究は、初め基本的なプロセス性能に関心をもたれるが、その後は集積の問題となる。そのような開発段階では、汚染に対する関心は比較的小さい。しかし、情報を集めなければ、その後の歩留向上の努力は不適切な技術基盤を基に進められることになる。収集や報告する環境や材料の汚染のデータが実用的であれば、長期的に見て大きな価値をもつ。

超純水 — 仕様を満足する超純水システムであれば、現在のデバイス構造に対する大きな欠陥要因とはならない。このことに基づいて、ロードマップでは将来の構造に対しても大きな変更は必要ないと予測している。ロードマップの優先順位としては、重要な変更を促すためには、超純水に関係する具体的な欠陥発生メカニズムが必要となる。現在の焦点は、装置が水質、特にパーティクル、バクテリア、溶存ガスに与える影響を理解すること、そして純水中に存在すると考えられるが利用できる分析手法の検出下限以下の物質を特定することである。超純水中の低レベルの汚染を特定する有機物や有機イオンの測定方法の改善が必要である。再利用や再生の取組みが、短時間のオンライン分析技術、特に POU での再利用超純水が、再生しない超純水と同等かまたは高純度であることを確認するための有機物の検出技術の改良をもたらすだろう。

化学薬品 — 図 YE4 に、ウェーハ製造プロセスに輸送される薬品の純度を高めたり測定するための様々な技術分野を示す。

ウェーハ環境制御 — 制御すべき雰囲気汚染のリストが増えるとともに、測定能力も増強しなくてはならない。手頃な価格で正確、再現性がありリアルタイムで検出できるパーティクル汚染の無いセンサーがますます必要になってくる。プロセスの敏感性が増すとともに、ウェーハを搬送したり保管したりするための不活性雰囲気の使用が増えてくると考えられる。ゲート酸化前やコンタクト形成前の洗浄、サリサイデーションがこの性能を初めに必要とするプロセスとして挙げられる。それに加えて、不活性雰囲気を扱うことにより真空ロードロック装置への水分の持込を低減でき、汚染やロードロックの真空引き時間を削減できる。密閉のパージシステムが既にありまた発展している一方、洗浄装置のように不活性雰囲気が必要とされる装置には困難な課題がある。ウェーハ隔離技術が発展するにつれ、キャリアや容器の設計や材料選定が、ウェーハを環境から隔離する上で、また、汚染そのものを出さないという点で非常に重要になる。加えて、材料や設計がプロセス間のクロスコンタミネーションを促進してはならない。密封技術や低アウトガスで吸着のない材料の開発が、効果的なウェーハやレチクルの隔離配置にとって鍵となる。

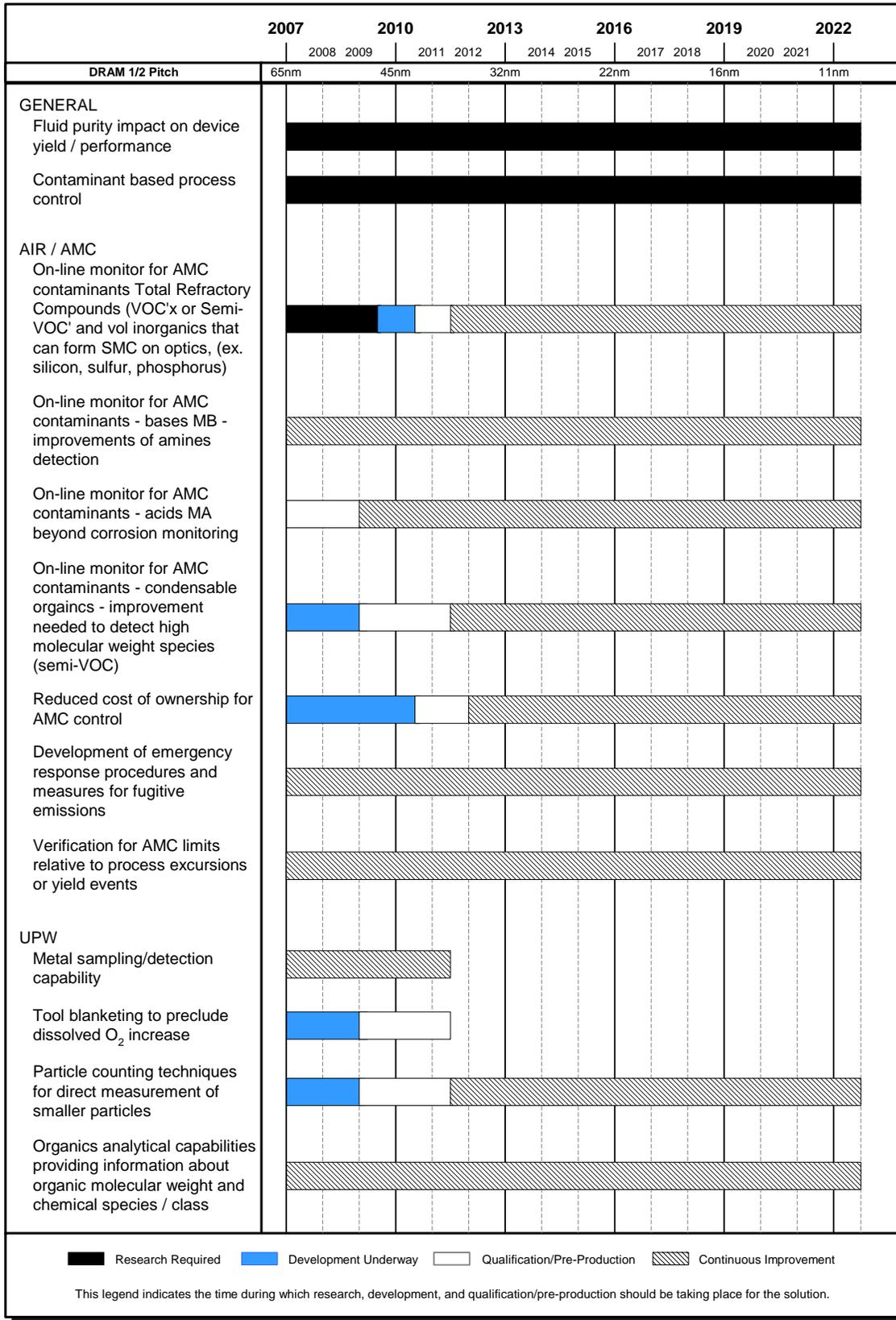


Figure YE4 Wafer Environmental and Contamination Control Potential Solutions

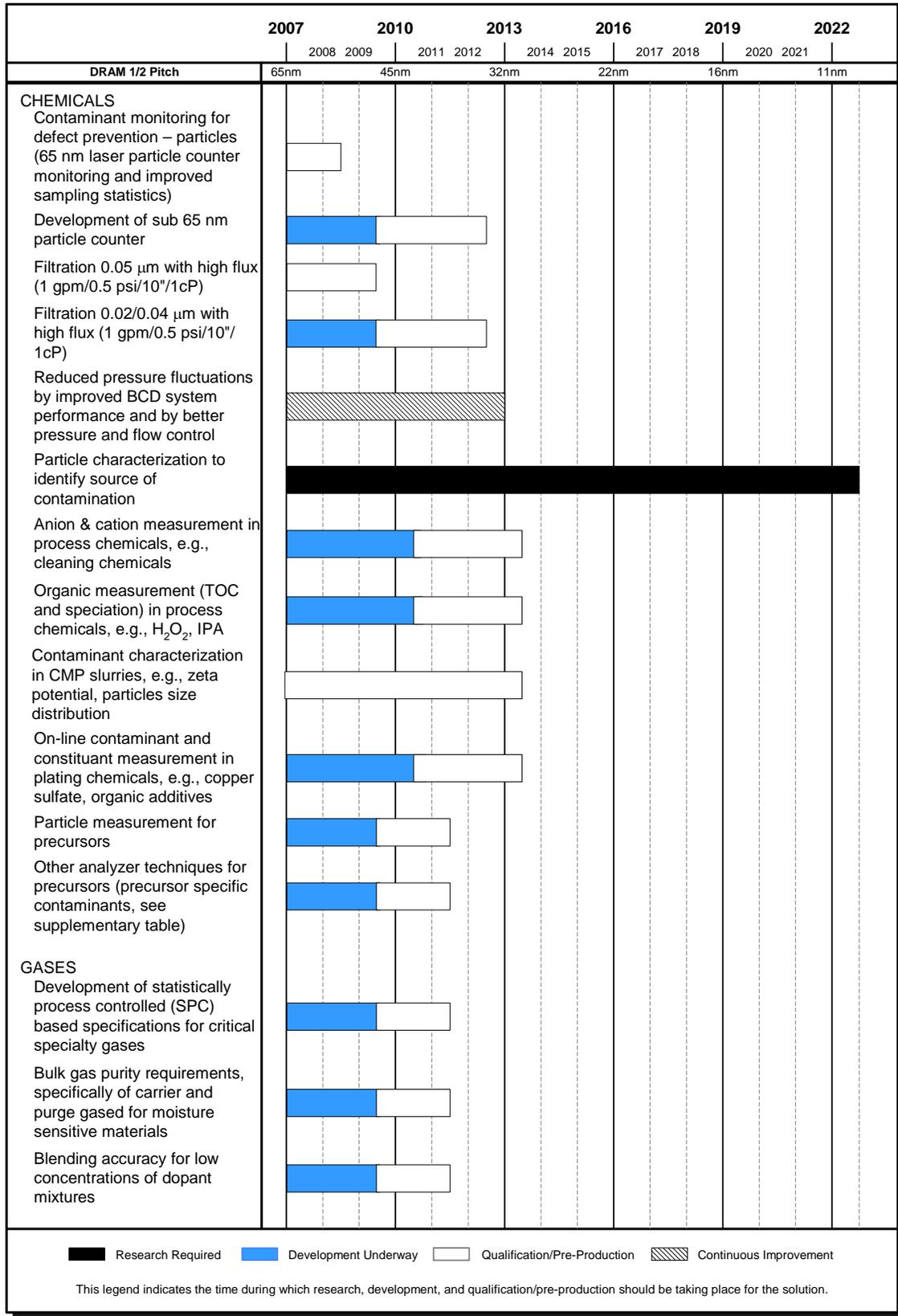


Figure YE4 Wafer Environmental and Contamination Control Potential Solutions (continued)